

---

---

## セクション 17.10 ビット アナログ/デジタルコンバータ (ADC)

---

---

### ハイライト

本書には下記の主要項目を記載しています。

17.1	はじめに .....	17-2
17.2	制御レジスタ .....	17-4
17.3	ADC の動作と変換シーケンス .....	17-13
17.4	ADC モジュールの設定 .....	17-15
17.5	その他の ADC 機能 .....	17-27
17.6	初期化 .....	17-51
17.7	割り込み .....	17-53
17.8	スリープおよびアイドル中の動作 .....	17-54
17.9	各種リセットの影響 .....	17-55
17.10	関連アプリケーション ノート .....	17-56
17.11	改訂履歴 .....	17-57

**Note:** ファミリ リファレンス マニュアルの本セクションは、デバイス データシートの補足を目的としています。本書の内容は PIC32 ファミリの一部のデバイスには対応していません。

本書の内容がお客様のご使用になるデバイスに対応しているかどうかは、最新デバイス データシート内の「10 ビット アナログ/デジタル コンバータ (ADC)」の冒頭に記載している注意書きでご確認ください。

デバイス データシートとファミリ リファレンス マニュアルの各セクションは、マイクロチップ社のウェブサイト (<http://www.microchip.com>) でご覧になれます。

## 17.1 はじめに

PIC32 の 10 ビット アナログ/デジタル コンバータ (ADC) は下記の特長を備えます。

- 逐次比較型レジスタ (SAR) 変換
- 最大 16 本のアナログ入力ピン
- 外部参照電圧入力ピン
- 1 つの単極差動サンプル/ホールドアンプ (SHA)
- 自動チャンネル スキャンモード
- 選択可能な変換トリガ源
- 16 ワードの変換結果バッファ
- 選択可能なバッファ書き込みモード
- 8 つの変換結果フォーマット オプション
- スリープおよびアイドル中の動作

図 17-1 に 10 ビット ADC のブロック図を示します。10 ビット ADC は最大 16 のアナログ入力ピン (AN0 ~ AN15) を持ちます。これに加えて、外部参照電圧の接続用に 2 つのアナログ入力ピンを備えます。これらの参照電圧入力他アナログ入力ピンと多重化されている場合があり、他アナログモジュールと共有している場合もあります。アナログ入力ピンの実際の数と、外部参照電圧入力ピンの構成は PIC32 デバイスごとに異なります。詳細は各デバイス データシート内の「10 ビット アナログ/デジタル コンバータ (ADC)」を参照してください。

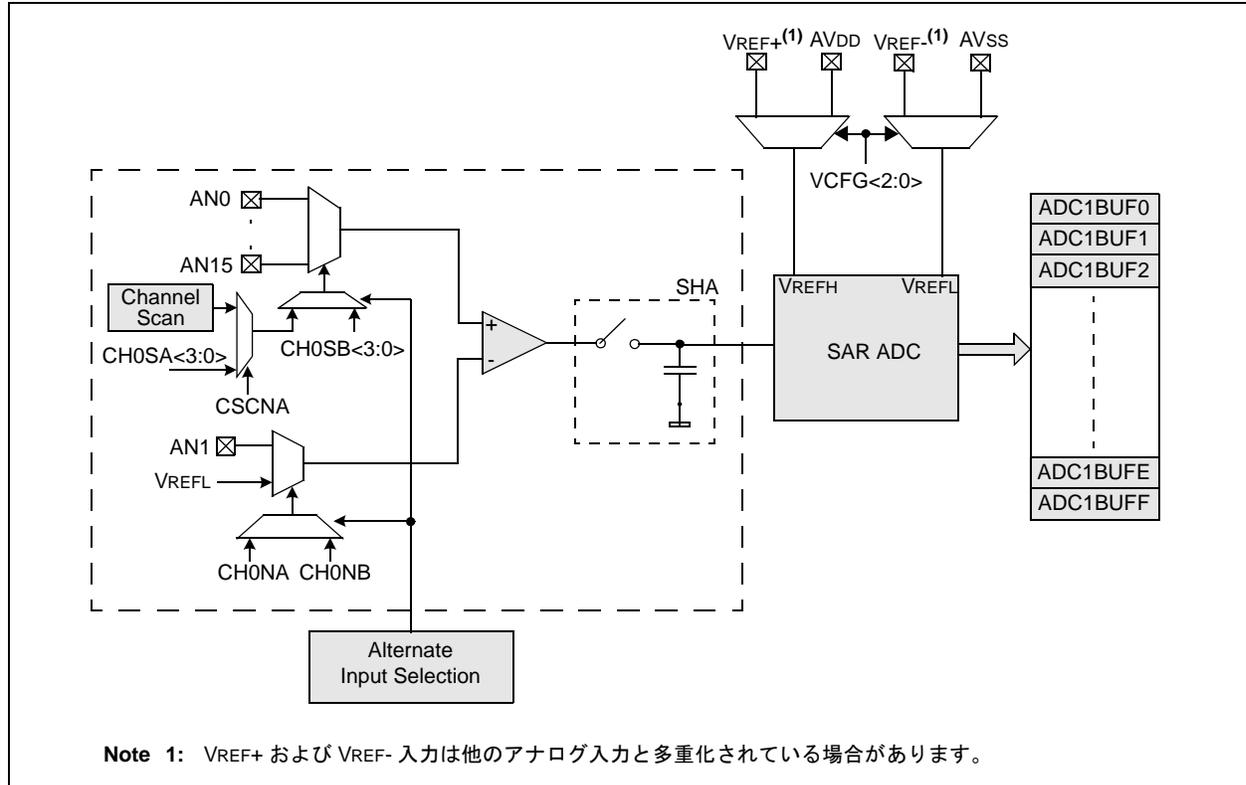
アナログ入力は 2 つのマルチプレクサを介して 1 つのサンプル/ホールドアンプ (SHA) に接続します。変換のたびにアナログ入力マルチプレクサを切り換える事により、2 セットのアナログ入力を交互に変換できます。リファレンスとして使うピン (参照電圧入力ピン) 以外の全てのチャンネルで単極差動変換が可能です (図 17-1 参照)。

アナログ入カスキャンモードは、ユーザが指定した複数のチャンネルを順番に変換します。スキャンシーケンスに含めるアナログ入力チャンネルは制御レジスタで指定します。

10 ビット ADC は 16 ワードのデータ格納バッファに接続されています。10 ビットの A/D 結果は、データ格納バッファから読み出す際に 8 通りの 32/16 ビット出力フォーマットのいずれかに変換されます。

# セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

図 17-1: 10 ビット高速 ADC のブロック図



## 17.2 制御レジスタ

ADC モジュールは下記の特種機能レジスタ (SFR) を使います。

- **AD1CON1: ADC 制御レジスタ 1**
- **AD1CON2: ADC 制御レジスタ 2**
- **AD1CON3: ADC 制御レジスタ 3**

AD1CON1、AD1CON2、AD1CON3 レジスタは ADC モジュールの動作を制御します。

- **AD1CHS: ADC 入力選択レジスタ**

AD1CHS レジスタは SHA に接続する入力ピンを選択します。

- **AD1PCFG: ADC ポートコンフィグレーションレジスタ**

AD1PCFG レジスタはアナログ入力ピンの機能 (アナログ入力またはデジタル I/O) を設定します。

- **AD1CSSL: ADC 入カスキャン選択レジスタ**

AD1CSSL レジスタはチャンネルのスキャンに含める入力を選択します。

表 17-1 に、ADC に関連する全てのレジスタのアドレスとフォーマットを示します。各レジスタについては、この表の後で詳しく説明します。未実装のレジスタおよびビットは全て「0」として読み出されます。

表 17-1: ADC 関連 SFR のまとめ

レジスタ名	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0	
AD1CON1 <sup>(1)</sup>	31:24	—	—	—	—	—	—	—	
	23:16	—	—	—	—	—	—	—	
	15:8	ON	—	SIDL	—	—	FORM<2:0>		
	7:0	SSRC<2:0>		CLRASAM	—	ASAM	SAMP	DONE	
AD1CON2 <sup>(1,2,3)</sup>	31:24	—	—	—	—	—	—	—	
	23:16	—	—	—	—	—	—	—	
	15:8	VCFG<2:0>		OFFCAL	—	CSCNA	—	—	
	7:0	BUFS	—	SMPI<3:0>			BUFM	ALTS	
AD1CON3 <sup>(1)</sup>	31:24	—	—	—	—	—	—	—	
	23:16	—	—	—	—	—	—	—	
	15:8	ADRC	—	—	SAMC<4:0>				
	7:0	ADCS<7:0>							
AD1CHS <sup>(1)</sup>	31:24	CH0NB	—	—	—	CH0SB<3:0>			
	23:16	CH0NA	—	—	—	CH0SA<3:0>			
	15:8	—	—	—	—	—	—	—	
	7:0	—	—	—	—	—	—	—	
AD1PCFG <sup>(1)</sup>	31:24	—	—	—	—	—	—	—	
	23:16	—	—	—	—	—	—	—	
	15:8	PCFG15	PCFG14	PCFG13	PCFG12	PCFG11	PCFG10	PCFG9	PCFG8
	7:0	PCFG7	PCFG6	PCFG5	PCFG4	PCFG3	PCFG2	PCFG1	PCFG0
AD1CSSL <sup>(1)</sup>	31:24	—	—	—	—	—	—	—	
	23:16	—	—	—	—	—	—	—	
	15:8	CSSL15	CSSL14	CSSL13	CSSL12	CSSL11	CSSL10	CSSL9	CSSL8
	7:0	CSSL7	CSSL6	CSSL5	CSSL4	CSSL3	CSSL2	CSSL1	CSSL0
ADC1BUF0	31:0	ADC 結果ワード 0 (ADC1BUF0<31:0>)							
ADC1BUF1	31:0	ADC 結果ワード 1 (ADC1BUF1<31:0>)							
ADC1BUF2	31:0	ADC 結果ワード 2 (ADC1BUF2<31:0>)							

**凡例:**

— = 未実装、「0」として読み出し

**Note 1:**

このレジスタに対応するクリア / セット / 反転レジスタのアドレスは、それぞれ 0x4/0x8/0xC バイトオフセットしています。これらのレジスタは、対応するレジスタの名前の後にそれぞれ「CLR」、「SET」、「INV」を追加した名前を持ちます (例: AD1CON1CLR)。これらのレジスタの任意のビットに「1」を書き込むと、対応するレジスタの対応するビットがそれぞれクリア、セット、反転されます。これらのレジスタからの読み出しは無視されます。

# セクション 17. 10 ビット アナログ/デジタル コンバータ (ADC)

表 17-1: ADC 関連 SFR のまとめ (続き)

レジスタ名	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
ADC1BUF3	31:0							ADC 結果ワード 3 (ADC1BUF3<31:0>)
ADC1BUF4	31:0							ADC 結果ワード 4 (ADC1BUF4<31:0>)
ADC1BUF5	31:0							ADC 結果ワード 5 (ADC1BUF5<31:0>)
ADC1BUF6	31:0							ADC 結果ワード 6 (ADC1BUF6<31:0>)
ADC1BUF7	31:0							ADC 結果ワード 7 (ADC1BUF7<31:0>)
ADC1BUF8	31:0							ADC 結果ワード 8 (ADC1BUF8<31:0>)
ADC1BUF9	31:0							ADC 結果ワード 9 (ADC1BUF9<31:0>)
ADC1BUFA	31:0							ADC 結果ワード A (ADC1BUFA<31:0>)
ADC1BUFB	31:0							ADC 結果ワード B (ADC1BUFB<31:0>)
ADC1BUFC	31:0							ADC 結果ワード C (ADC1BUFC<31:0>)
ADC1BUFD	31:0							ADC 結果ワード D (ADC1BUFD<31:0>)
ADC1BUFE	31:0							ADC 結果ワード E (ADC1BUFE<31:0>)
ADC1BUFF	31:0							ADC 結果ワード F (ADC1BUFF<31:0>)

凡例: — = 未実装、「0」として読み出し

Note 1: このレジスタに対応するクリア / セット / 反転レジスタのアドレスは、それぞれ 0x4/0x8/0xC バイトオフセットしています。これらのレジスタは、対応するレジスタの名前の後にそれぞれ「CLR」、「SET」、「INV」を追加した名前を持ちます (例: AD1CON1CLR)。これらのレジスタの任意のビットに「1」を書き込むと、対応するレジスタの対応するビットがそれぞれクリア、セット、反転されます。これらのレジスタからの読み出しは無視されます。

# PIC32 ファミリ リファレンス マニュアル

レジスタ 17-1: AD1CON1: ADC 制御レジスタ 1

ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-0	U-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0
	ON <sup>(1)</sup>	—	SIDL	—	—	FORM<2:0>		
7:0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/C-0
	SSRC<2:0>			CLRASAM	—	ASAM	SAMP	DONE <sup>(2)</sup>

<b>凡例:</b>	C = クリア可能ビット
R = 読み出し可能ビット	W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し
-n = POR 時の値	1 = ビットはセット 0 = ビットはクリア x = ビットは未知

bit 31-16 **未実装:** 「0」として読み出し

bit 15 **ON:** ADC 動作モードビット<sup>(1)</sup>

1 = ADC モジュールを有効にする  
0 = ADC モジュールを無効にする

bit 14 **未実装:** 「0」として読み出し

bit 13 **SIDL:** アイドル中停止ビット

1 = デバイスがアイドルに移行するとモジュールの動作を停止する  
0 = アイドル中もモジュールの動作を継続する

bit 12-11 **未実装:** 「0」として読み出し

bit 10-8 **FORM<2:0>:** データ出力フォーマットビット

011 = 16 ビット符号付き小数 (DOUT = 0000 0000 0000 0000 sddd dddd dd00 0000)  
010 = 16 ビット符号なし小数 (DOUT = 0000 0000 0000 0000 dddd dddd dd00 0000)  
001 = 16 ビット符号付き整数 (DOUT = 0000 0000 0000 0000 ssss sssd dddd dddd)  
000 = 16 ビット符号なし整数 (DOUT = 0000 0000 0000 0000 0000 00dd dddd dddd)  
111 = 32 ビット符号付き小数 (DOUT = sddd dddd dd00 0000 0000 0000 0000)  
110 = 32 ビット符号なし小数 (DOUT = dddd dddd dd00 0000 0000 0000 0000 0000)  
101 = 32 ビット符号付き整数 (DOUT = ssss ssss ssss ssss ssss sssd dddd dddd)  
100 = 32 ビット符号なし整数 (DOUT = 0000 0000 0000 0000 0000 00dd dddd dddd)

bit 7-5 **SSRC<2:0>:** 変換トリガ源選択ビット

111 = 内部カウンタを使ってサンプリング終了 / 変換開始をトリガする (自動変換)  
110 = 予約済み  
101 = 予約済み  
100 = 予約済み  
011 = 予約済み  
010 = Timer3 の周期一致時にサンプリング終了 / 変換開始をトリガする  
001 = INTO0 ピンのアクティブへの遷移時にサンプリング終了 / 変換開始をトリガする  
000 = SAMP ビットのクリア時にサンプリング終了 / 変換開始をトリガする

bit 4 **CLRASAM:** 初回 ADC 割り込み時変換シーケンス停止ビット

1 = 最初の ADC 割り込みが発生した時点で変換を停止する (ADC 割り込み生成時にハードウェアが ASAM ビットをクリアする)  
0 = 通常動作 (次の変換シーケンスがバッファの内容を上書きする)

**Note 1:** 周辺モジュール用バスクロック (PBCLK) に 1:1 の分周比を使っている場合、周辺モジュールの ON ビットをクリアした命令の直後の SYSCLK サイクルでは、その周辺モジュールの SFR に対する読み出しまたは書き込みをユーザ ソフトウェアで実行しないでください。

**2:** 自動モードの場合、DONE ビットの状態は保持されません。このビットは、次のサンプリング開始時にハードウェアによってクリアされます。

## セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

### レジスタ 17-1: AD1CON1: ADC 制御レジスタ 1 (続き)

- bit 3      **未実装:** 「0」として読み出し
- bit 2      **ASAM:** ADC サンプルング自動開始ビット  
1 = 変換完了後即座にサンプルングを開始する (SAMP ビットを自動的にセットする)  
0 = 変換完了後次のサンプルングを自動的に開始しない (SAMP ビットを自動的にセットしない)
- bit 1      **SAMP:** ADC サンプルング イネーブルビット  
1 = ADC の SHA はサンプルングする  
0 = ADC の SHA はホールドする  
ASAM = 0 の場合、このビットに「1」を書き込む事でサンプルングを開始します。  
SSRC = 000 の場合、このビットに「0」を書き込む事でサンプルング終了/変換開始をトリガします。
- bit 0      **DONE:** A/D 変換ステータスビット (2)  
1 = アナログ/デジタル変換が完了した  
0 = アナログ/デジタル変換は未完了または開始していない  
このビットをクリアしても実行中の動作には影響しません。

- Note 1:** 周辺モジュール用バスクロック (PBCLK) に 1:1 の分周比を使っている場合、周辺モジュールの ON ビットをクリアした命令の直後の SYSCLK サイクルでは、その周辺モジュールの SFR に対する読み出しまたは書き込みをユーザ ソフトウェアで実行しないでください。
- 2:** 自動モードの場合、DONE ビットの状態は保持されません。このビットは、次のサンプルング開始時にハードウェアによってクリアされます。

# PIC32 ファミリ リファレンス マニュアル

## レジスタ 17-2: AD1CON2: ADC 制御レジスタ 2

ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0	U-0
	VCFG<2:0>			OFFCAL	—	CSCNA	—	—
7:0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	BUFS	—	SMPI<3:0>				BUFM	ALTS

### 凡例:

R = 読み出し可能ビット

W = 書き込み可能ビット U = 未実装ビット、「0」として読み出し

-n = POR 時の値

1 = ビットはセット

0 = ビットはクリア

x = ビットは未知

bit 31-16 **未実装:** 「0」として読み出し

bit 15-13 **VCFG<2:0>:** 参照電圧コンフィグレーションビット

	ADC VR+	ADC VR-
000	AVDD	AVSS
001	外部 VREF+ ピン	AVSS
010	AVDD	外部 VREF- ピン
011	外部 VREF+ ピン	外部 VREF- ピン
1xx	AVDD	AVSS

bit 12 **OFFCAL:** 入力オフセット校正モード選択ビット

1 = オフセット校正モードを有効にする

SHA の VINH および VINL を VR- に接続します。

0 = オフセット校正モードを無効にする

SHA への入力は AD1CHS および AD1CSSL レジスタにより制御されます。

bit 11 **未実装:** 「0」として読み出し

bit 10 **CSCNA:** MUX A 入力マルチプレクサ CH0+ SHA スキャン入力選択設定ビット

1 = 入力をスキャンする

0 = 入力をスキャンしない

bit 9-8 **未実装:** 「0」として読み出し

bit 7 **BUFS:** バッファ書き込みステータスビット

BUFM = 1 (データ格納バッファを2つの8ワードバッファに分割する) の場合にのみ有効

1 = ADC はバッファ 0x8 ~ 0xF に書き込み中 (ユーザは 0x0 ~ 0x7 にアクセス可能)

0 = ADC はバッファ 0x0 ~ 0x7 に書き込み中 (ユーザは 0x8 ~ 0xF にアクセス可能)

bit 6 **未実装:** 「0」として読み出し

bit 5-2 **SMPI<3:0>:** 割り込みあたりサンプリング/変換シーケンス選択ビット

1111 = 16 回のサンプリング/変換が完了するたびに割り込む

1110 = 15 回のサンプリング/変換が完了するたびに割り込む

⋮

⋮

⋮

0001 = 2 回のサンプリング/変換が完了するたびに割り込む

0000 = 1 回のサンプリング/変換が完了するたびに割り込む

bit 1 **BUFM:** ADC データ格納バッファモード選択ビット

1 = 2 つの 8 ワードバッファ (ADC1BUF(7...0) と ADC1BUF(15...8)) を構成する

0 = 1 つの 16 ワードバッファ (ADC1BUF(15...0)) を構成する

bit 0 **ALTS:** 交互入力サンプリングモード選択ビット

1 = MUX A および MUX B 入力マルチプレクサ設定を交互に使う (最初のサンプリングには MUX A 入力マルチプレクサ設定を使用)

0 = 常に MUX A 入力マルチプレクサ設定を使う

# セクション 17. 10 ビット アナログ/デジタル コンバータ (ADC)

レジスタ 17-3: AD1CON3: ADC 制御レジスタ 3

ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	ADRC	—	—	SAMC<4:0>				
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	ADCS<7:0> <sup>(1)</sup>							

**凡例:**

R = 読み出し可能ビット                      W = 書き込み可能ビット      U = 未実装ビット、「0」として読み出し  
 -n = POR 時の値                              1 = ビットはセット              0 = ビットはクリア              x = ビットは未知

- bit 31-16    **未実装:** 「0」として読み出し
- bit 15        **ADRC:** ADC 変換クロック源ビット  
               1 = ADC 内部の RC クロックを使う  
               0 = 周辺モジュール用バスクロック (PBCLK) から生成する
- bit 14-13    **未実装:** 「0」として読み出し
- bit 12-8     **SAMC<4:0>:** 自動サンプリング時間ビット  
               11111 = 31 TAD  
               •  
               •  
               •  
               00001 = 1 TAD  
               00000 = 0 TAD (使用禁止)
- bit 7-0      **ADCS<7:0>:** ADC 変換クロック選択ビット <sup>(1)</sup>  
               11111111 =  $TPB \cdot 2 \cdot (ADCS<7:0> + 1) = 512 \cdot TPB = TAD$   
               •  
               •  
               •  
               00000001 =  $TPB \cdot 2 \cdot (ADCS<7:0> + 1) = 4 \cdot TPB = TAD$   
               00000000 =  $TPB \cdot 2 \cdot (ADCS<7:0> + 1) = 2 \cdot TPB = TAD$

**Note 1:** TPBは PIC32の周辺モジュール用バスクロックの周期です。詳細は『セクション06.オシレータ』(DS61112)を参照してください。

# PIC32 ファミリ リファレンス マニュアル

レジスタ 17-4: AD1CHS: ADC 入力選択レジスタ

ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
	CH0NB	—	—	—	CH0SB<3:0>			
23:16	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
	CH0NA	—	—	—	CH0SA<3:0>			
15:8	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
7:0	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—

**凡例:**

R = 読み出し可能ビット                      W = 書き込み可能ビット    U = 未実装ビット、「0」として読み出し  
 -n = POR 時の値                              1 = ビットはセット        0 = ビットはクリア        x = ビットは未知

- bit 31        **CH0NB:** MUX B 負極性入力選択ビット  
 1 = チャンネル 0 の負極性入力に AN1 を選択する  
 0 = チャンネル 0 の負極性入力に VR- を選択する
- bit 30-28    **未実装:** 「0」として読み出し
- bit 27-24    **CH0SB<3:0>:** MUX B 正極性入力選択ビット  
 1111 = チャンネル 0 の正極性入力に AN15 を選択する  
 1110 = チャンネル 0 の正極性入力に AN14 を選択する  
 1101 = チャンネル 0 の正極性入力に AN13 を選択する  
 •  
 •  
 •  
 0001 = チャンネル 0 の正極性入力に AN1 を選択する  
 0000 = チャンネル 0 の正極性入力に AN0 を選択する
- bit 23        **CH0NA:** MUX A 負極性入力選択ビット  
 1 = チャンネル 0 の負極性入力に AN1 を選択する  
 0 = チャンネル 0 の負極性入力に VR- を選択する
- bit 22-20    **未実装:** 「0」として読み出し
- bit 19-16    **CH0SA<3:0>:** MUX A 正極性入力選択ビット  
 1111 = チャンネル 0 の正極性入力に AN15 を選択する  
 1110 = チャンネル 0 の正極性入力に AN14 を選択する  
 1101 = チャンネル 0 の正極性入力に AN13 を選択する  
 •  
 •  
 •  
 0001 = チャンネル 0 の正極性入力に AN1 を選択する  
 0000 = チャンネル 0 の正極性入力に AN0 を選択する
- bit 15-0     **未実装:** 「0」として読み出し

# セクション 17. 10 ビット アナログ/デジタル コンバータ (ADC)

レジスタ 17-5: AD1PCFG: ADC ポート コンフィグレーション レジスタ

ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	PCFG15	PCFG14	PCFG13	PCFG12	PCFG11	PCFG10	PCFG9	PCFG8
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	PCFG7	PCFG6	PCFG5	PCFG4	PCFG3	PCFG2	PCFG1	PCFG0

**凡例:**

R = 読み出し可能ビット                      W = 書き込み可能ビット    U = 未実装ビット、「0」として読み出し  
 -n = POR 時の値                              1 = ビットはセット        0 = ビットはクリア        x = ビットは未知

bit 31-16    **未実装:** 「0」として読み出し

bit 15-0    **PCFG<15:0>:** アナログ入力ピンコンフィグレーション制御ビット

- 1 = アナログ入力ピンをデジタルモードにする。ポート読み出し入力を有効にする。このアナログ入力に対応する ADC 入力マルチプレクサ入力は AV<sub>SS</sub> に接続される
- 0 = アナログ入力ピンをアナログモードにする。デジタルポート読み出しは、ADC サンプリング ピンの電圧に関係なく「1」を返す

**Note 1:** AD1PCFG レジスタの機能は、デバイスが実装している ADC 入力の数によって異なります。このレジスタの詳細は、各デバイス データシート内の「10 ビット アナログ/デジタルコンバータ (ADC)」を参照してください。

**2:** 一部の PIC32 デバイスだけが AD1PCFG レジスタを実装しています。ご使用になるデバイスがこのレジスタを実装しているかどうかは、対応するデバイス データシート内の「10 ビット アナログ/デジタルコンバータ (ADC)」を参照してください。

# PIC32 ファミリ リファレンス マニュアル

レジスタ 17-6: AD1CSSL: ADC 入力スキャン選択レジスタ

ビットレンジ	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	CSSL15	CSSL14	CSSL13	CSSL12	CSSL11	CSSL10	CSSL9	CSSL8
7:0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
	CSSL7	CSSL6	CSSL5	CSSL4	CSSL3	CSSL2	CSSL1	CSSL0

**凡例:**

R = 読み出し可能ビット

W = 書き込み可能ビット

U = 未実装ビット、「0」として読み出し

-n = POR 時の値

1 = ビットはセット

0 = ビットはクリア

x = ビットは未知

bit 31-16 **未実装**: 「0」として読み出し

bit 15-0 **CSSL<15:0>**: ADC 入力ピンスキャン選択ビット

1 = 入力スキャンに ANx を含める

0 = 入力スキャンに ANx を含めない

**Note:** AD1CSSL レジスタの機能は、デバイスが実装している ADC 入力の数によって異なります。このレジスタの詳細は、各デバイス データシート内の「10 ビット アナログ/デジタルコンバータ (ADC)」を参照してください。

## 17.3 ADC の動作と変換シーケンス

ここでは ADC の動作、設定手順、モジュールの特殊機能について説明します。また、各種の ADC コンフィグレーション例について、コンバータの出力タイミング図等を使って解説します。

### 17.3.1 動作の概要

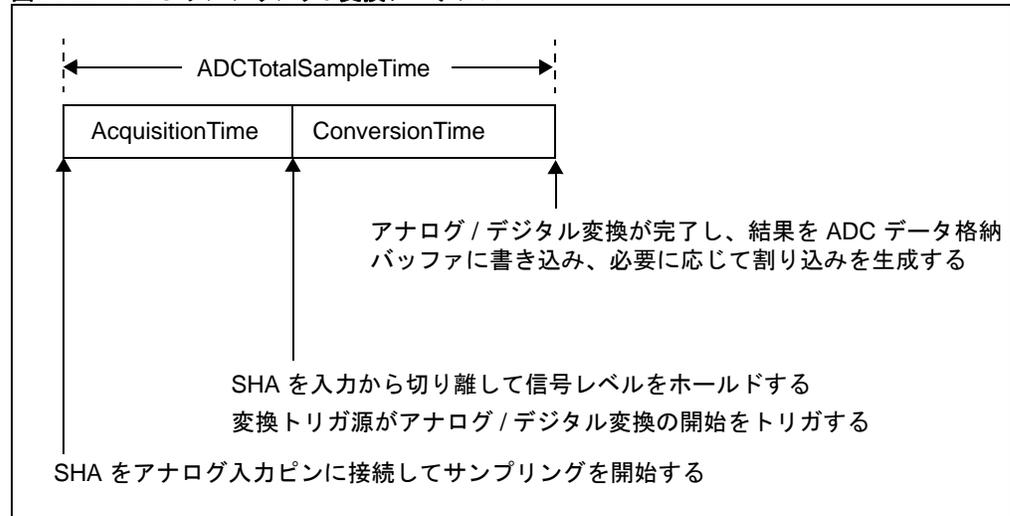
アナログサンプリングは2つのステップ(アキュイジションと変換)により構成されます(図 17-2 参照)。アキュイジション中は、アナログ入力ピンをサンプル/ホールドアンプ (SHA) に接続します。ピンのサンプリングに十分な時間をかけてサンプル電圧が入力電圧に達した後に、ピンを SHA から切り離します。これにより、変換プロセスに向けて安定した入力電圧が得られます。変換プロセスは、このアナログサンプル電圧を二進値に変換します。

図 17-1 に、ADC の概要を示します。10 ビット ADC は 1 つの SHA を備えています。SHA はアナログ入力マルチプレクサ (MUX A または MUX B) を介してアナログ入力ピンに接続します。アナログ入力マルチプレクサの制御には AD1CHS レジスタを使います。AD1CHS レジスタは 2 セットの MUX 制御ビットを格納します。これら 2 セットの制御ビットを使って 2 つのアナログ入力を別々に制御できます。必要に応じて MUX A および MUX B 入力選択を変換のたびに切り換える事ができます。あるいは、片方の MUX だけを使って複数のアナログ入力を順番にスキャンする事もできます。

アキュイジション時間は手動または自動で制御できます。ユーザ ソフトウェアで SAMP ビット (AD1CON1<1>) をセットおよびクリアする事により、アキュイジション時間を手動で開始および終了できます。あるいは、ADC ハードウェアで自動的に開始し、変換トリガ源を使って自動的に終了する事もできます。この場合のアキュイジション時間は SAMC ビット (AD1CON3<12:8>) で設定します。SHA には、仕様値として最小アキュイジション時間が定められています。アキュイジション時間の仕様値については、デバイス データシート内の「電氣的仕様」を参照してください。

変換時間とは、ADC が SHA のホールド電圧を変換するのに要する時間です。ADC は、結果の変換に 1 ビットあたり 1 ADC クロックサイクル (TAD) を要し、さらに追加で 2 クロックサイクルを必要とします。従って、変換を完了するには 12 TAD サイクルが必要です。変換が完了すると、16個あるADC結果レジスタ (ADC1BUF0~ADC1BUFF) のいずれかに結果を書き込みます。アキュイジション時間とアナログ/デジタル変換時間の合計が総サンプリング時間です(図 17-2 参照)。TAD クロックの生成に関しては、いくつかの入力クロック オプションを選択できます。これらのオプションは、仕様書が定める最小 TAD を確保できるように選択する必要があります。モジュールのコンフィグレーションに応じて、サンプリング処理を 1 回ずつ実行する事も、定期的に実行する事も、トリガ信号に基づいて実行する事もできます。

図 17-2: ADC サンプリング/変換シーケンス



ソフトウェアで SAMP ビット (AD1CON1<1>) をセットする事でサンプリングの開始タイミングを制御できます。サンプリング開始タイミングは、ハードウェアから自動的に制御する事もできます。ADC を自動サンプリング モードで動作させると、サンプリング / 変換シーケンスの変換動作の終了時に SHA を自動的にアナログ入力ピンに再接続します。自動サンプリング機能は ASAM ビット (AD1CON1<2>) をセットすると有効になります。

変換トリガによってサンプリング時間が終了すると、A/D 変換動作またはサンプリング / 変換シーケンスが始まります。変換トリガ源は SSRC<2:0> ビット (AD1CON1<7:5>) で選択します。変換トリガは各種のハードウェアから取り込む事ができます。あるいは、ソフトウェアで SAMP ビットをクリアする事によって変換トリガを手動で制御する事もできます。さらに、自動変換トリガを使って変換動作を開始する事もできます。自動変換トリガの時間的間隔は、カウンタと ADC クロックを使って設定します。自動サンプリング モードと自動変換トリガを一緒に使うと、ソフトウェアの介入を必要とせずに自動的な変換を無限に繰り返す事ができます。

SMPI<3:0> ビット (AD1CON2<5:2>) を設定する事により、毎回または特定回数のサンプリングシーケンスを実行した後に割り込みを生成できます。割り込みから次の割り込みまでのサンプリングシーケンスの実行回数は 1 ~ 16 の範囲で選択できます。A/D 変換バッファは、1 回の変換シーケンスの結果だけを保持するという事に注意してください。前回のシーケンスのサンプル数が 16 個より少なくても、次のシーケンスはバッファの先頭位置に戻って書き込みを始めます。割り込み 1 回あたりの変換結果の総数は SMPI ビットの値によって決まります。この総数は、物理的バッファ長を超える事はできません。

## 17.4 ADC モジュールの設定

ADC モジュールの動作は、関連するレジスタのビット設定により制御します。設定手順の概要を以下に示します。各設定手順のオプションと詳細については後で説明します。

ADC モジュールの設定手順は以下の通りです。

1. アナログ ポートピンを設定する : AD1PCFG<15:0> (17.4.1 参照)
2. ADC マルチプレクサに接続するアナログ入力を選択する : AD1CHS<32:0> (17.4.2 参照)
3. ADC 結果のフォーマットを選択する : FORM<2:0> (AD1CON1<10:8>) (17.4.3 参照)
4. サンプリング クロック源を選択する : SSRC<2:0> (AD1CON1<7:5>) (17.4.4 参照)
5. 参照電圧源を選択する : VCFG<2:0> (AD1CON2<15:13>) (17.4.7 参照)
6. スキャンモードを選択する : CSCNA (AD1CON2<10>) (17.4.8 参照)
7. 割り込みを使う場合、割り込みあたりの変換数を設定する : SMP<3:0> (AD1CON2<5:2>) (17.4.9 参照)
8. バッファ書き込みモードを設定する : BUFM (AD1CON2<1>) (17.4.10 参照)
9. ADC に接続する MUX を選択する : ALTS AD1CON2<0> (17.4.11 参照)
10. ADC クロック源を選択する : ADRC (AD1CON3<15>) (17.4.12 参照)
11. 自動変換を使う場合、サンプリング時間を選択する : SAMC<4:0> (AD1CON3<12:8>) (17-2 参照)
12. ADC クロック プリスケーラを選択する : ADCS<7:0> (AD1CON3<7:0>) (17.4.12 参照)
13. ADC モジュールを有効にする : AD1CON1<15> (17.4.14 参照)

**Note:** ステップ 1 ~ 12 は上記の順番通りに実行しなくても構いません。しかしステップ 13 は必ず最後に実行する必要があります。

14. ADC 割り込みを設定する (割り込みを使用する場合)
  - a) AD1IF ビット (IFS1<1>) をクリアする (17.7 参照)
  - b) ADC 割り込み優先度 AD1IP<2:0> (IPC<28:26>) と副優先度 AD1IS<1:0> (IPC<24:24>) を選択する (17.7 参照)
15. サンプリング (変換シーケンス) を開始する (17.4.15 参照)

## 17.4.1 アナログ ポートピンを設定する

AD1PCFG および TRISB レジスタは ADC ポートピンの動作を制御します。AD1PCFG は、アナログ入力として使うデバイスピンのコンフィグレーションを指定します。ピンをアナログ入力として構成するには、対応する PCFGn ビット (AD1PCFG<n>) を「0」にクリアします。PCFGn ビットを「1」にセットすると、そのピンはデジタル制御向けに設定されます。ピンをアナログ入力向けに構成した場合、対応するポート I/O のデジタル入力バッファは無効になり、電流を消費しません。AD1PCFG レジスタはリセット時にクリアされるため、ADC 入力ピンはリセット時にアナログ入力向けに構成されます。

TRISx レジスタはポートピンのデジタル機能を制御します。ポートピンをアナログ入力として使う場合、対応する TRISx ビットをセットして、そのピンを入力として指定しておく必要があります。ADC 入力に割り当てた I/O ピンが出力として構成 (対応する TRIS ビットがクリア) されている場合、そのポートのデジタル出力レベル (V<sub>OH</sub> または V<sub>OL</sub>) が変換されます。TRISx ビットはデバイスリセット時に全てセットされます。

**Note 1:** ADC とピンを共有する PORTx レジスタを読み出す場合、アナログ入力として構成されている全てのピンは、PORTx ラッチの読み出し時に「0」として読み出されます。デジタル入力として定義したピン (アナログ入力として構成していない AN15 ~ AN0 ピンを含む) にアナログ電圧レベルを印加すると、入力バッファにデバイス仕様値を超える電流が流れる可能性があります。

**2:** 一部の PIC32 デバイスだけが AD1PCFG レジスタを実装しています。詳細は各デバイス データシート内の「10 ビット アナログ/デジタル コンバータ (ADC)」を参照してください。

## 17.4.2 ADC マルチプレクサに接続するアナログ入力を選択する

MUX A と MUX B に接続するアナログ入力ピンの選択には AD1CHS レジスタを使います。各マルチプレクサは 2 つの入力 (正極性入力と負極性入力) を持ちます。MUX A の正極性入力は CH0SA<3:0> ビット (AD1CHS<19:16>) で選択し、負極性入力は CH0NA ビット (AD1CHS<23>) で選択します。MUX B の正極性入力は CH0SB<3:0> ビット (AD1CHS<27:24>) で選択し、負極性入力は CH0NB ビット (AD1CHS<31>) で選択します。

正極性入力には、実装されているアナログ入力ピンのいずれかを選択できます。負極性入力には、ADC 負極性参照電圧または AN1 を選択できます。負極性入力に AN1 を選択すると、ADC を単極差動モードで使えます。

**Note:** スキャンモードを使う場合、CH0SA<3:0> ビットの設定は無視されます。詳細は [17.4.8「スキャンモードを選択する」](#) を参照してください。

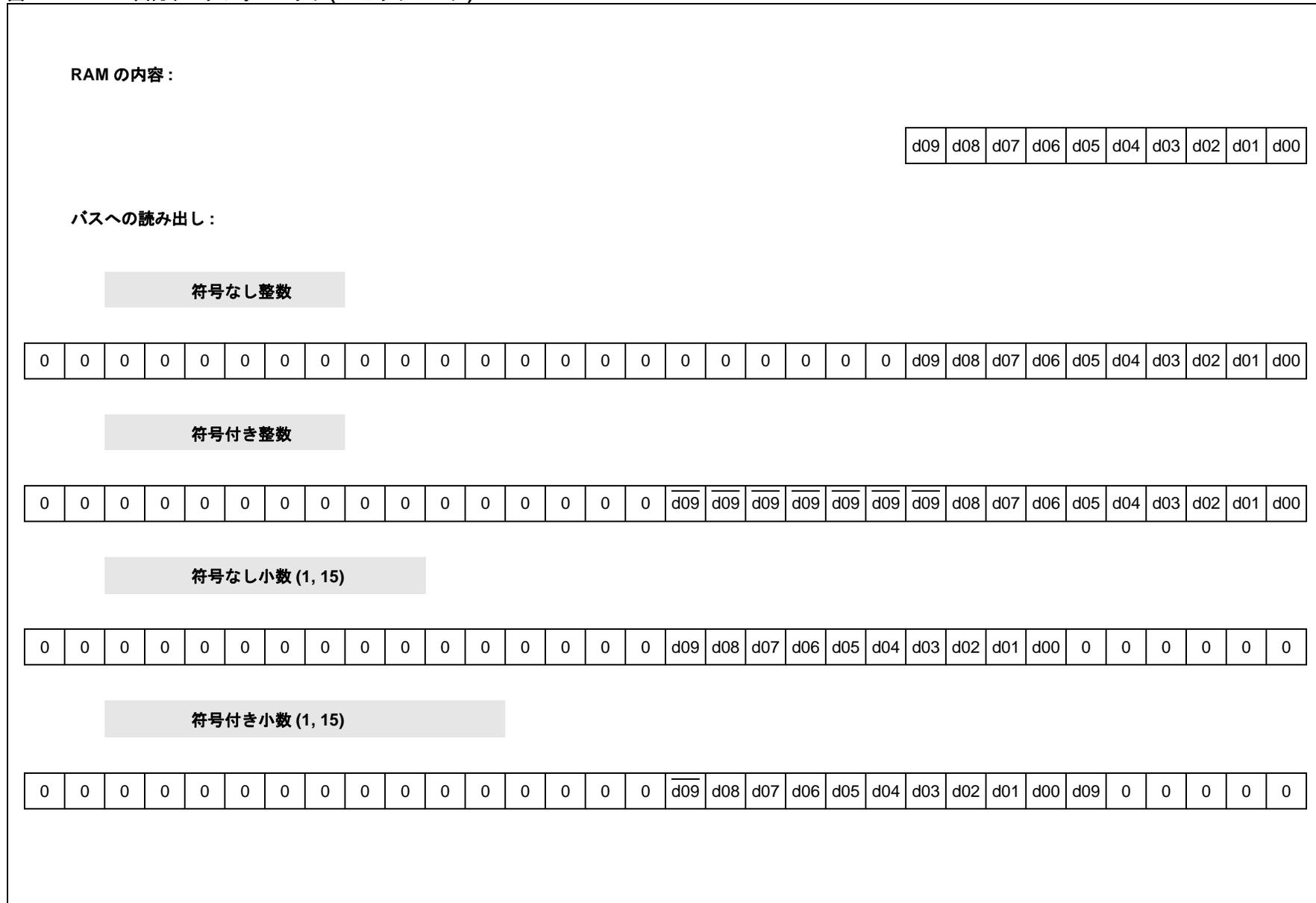
## 17.4.3 ADC 結果のフォーマットを選択する

ADC 結果レジスタ内のデータは、8 通りのデータ フォーマットで読み出せます。このフォーマットは FORM<2:0> ビット (AD1CON1<10:8>) で選択します。フォーマットとして符号付き / 符号なし、整数 / 小数、16 ビット / 32 ビットを選択できます。[図 17-3](#) と [図 17-4](#) に、それぞれ 32 ビットと 16 ビットモードの ADC 結果フォーマットを示します。[表 17-2](#) と [表 17-3](#) に、それぞれ 32 ビットと 16 ビットモードにおける 10 ビット出力コードと 4 通りのフォーマット値の対応を示します。

**Note:** 32 ビットモードと 16 ビットモードで数値に違いはありません。32 ビットモードでは、符号拡張を 32 ビット全てに適用します。16 ビットモードでは、符号拡張を結果の下位 16 ビットに対してのみ適用します。



図 17-4: ADC 出力データフォーマット (16 ビットモード)



# セクション 17. 10 ビット アナログ/デジタル コンバータ (ADC)

表 17-2: 結果コードの等価値 - 32 ビットモード (FORM<2> (AD1CON1<10>) = 1)

VIN/VR	10 ビット 出力コード	32 ビット符号なし整数 フォーマット	32 ビット符号付き整数 フォーマット	32 ビット符号なし小数 フォーマット	32 ビット符号付き小数 フォーマット
1023/1024	11 1111 1111	0000 0000 0000 0000 0000 0011 1111 1111 = 1023	0000 0000 0000 0000 0000 0001 1111 1111 = 511	1111 1111 1100 0000 0000 0000 0000 0000 = 0.999	0111 1111 1100 0000 0000 0000 0000 0000 = 0.499
1022/1024	11 1111 1110	0000 0000 0000 0000 0000 0011 1111 1110 = 1022	0000 0000 0000 0000 0000 0001 1111 1110 = 510	1111 1111 1000 0000 0000 0000 0000 0000 = 0.998	0111 1111 1000 0000 0000 0000 0000 0000 = 0.498
...					
513/1024	10 0000 0001	0000 0000 0000 0000 0000 0010 0000 0001 = 513	0000 0000 0000 0000 0000 0000 0000 0001 = 1	1000 0000 0100 0000 0000 0000 0000 0000 = 0.501	0 000 0000 0100 0000 0000 0000 0000 0000 = 0.001
512/1024	10 0000 0000	0000 0000 0000 0000 0000 0010 0000 0000 = 512	0000 0000 0000 0000 0000 0000 0000 0000 = 0	1000 0000 0000 0000 0000 0000 0000 0000 = 0.500	0000 0000 0000 0000 0000 0000 0000 0000 = 0.000
511/1024	01 1111 1111	0000 0000 0000 0000 0000 0001 1111 1111 = 511	1111 1111 1111 1111 1111 1111 1111 1111 = -1	0111 1111 1100 0000 0000 0000 0000 0000 = .499	1111 1111 1100 0000 0000 0000 0000 0000 = -0.001
...					
1/1024	00 0000 0001	0000 0000 0000 0000 0000 0000 0000 0001 = 1	1111 1111 1111 1111 1111 1110 0000 0001 = -511	0000 0000 0100 0000 0000 0000 0000 0000 = 0.001	1000 0000 0100 0000 0000 0000 0000 0000 = -0.499
0/1024	00 0000 0000	0000 0000 0000 0000 0000 0000 0000 0000 = 0	1111 1111 1111 1111 1111 1110 0000 0000 = -512	0000 0000 0000 0000 0000 0000 0000 0000 = 0.000	1000 0000 0000 0000 0000 0000 0000 0000 = -0.500

表 17-3: 結果コードの等価値 - 16 ビットモード (FORM<2> (AD1CON1<10>) = 0)

VIN/VR	10 ビット 出力コード	16 ビット符号なし整数 フォーマット	16 ビット符号付き整数 フォーマット	16 ビット符号なし小数 フォーマット	16 ビット符号付き小数 フォーマット
1023/1024	11 1111 1111	0000 0011 1111 1111 = 1023	0000 0001 1111 1111 = 511	1111 1111 1100 0000 = 0.999	0111 1111 1100 0000 = 0.499
1022/1024	11 1111 1110	0000 0011 1111 1110 = 1022	0000 0001 1111 1110 = 510	1111 1111 1000 0000 = 0.998	0111 1111 1000 0000 = 0.498
...					
513/1024	10 0000 0001	0000 0010 0000 0001 = 513	0000 0000 0000 0001 = 1	1000 0000 0100 0000 = 0.501	0 000 0000 0100 0000 = 0.001
512/1024	10 0000 0000	0000 0010 0000 0000 = 512	0000 0000 0000 0000 = 0	1000 0000 0000 0000 = 0.500	0000 0000 0000 0000 = 0.000
511/1024	01 1111 1111	0000 0001 1111 1111 = 511	1111 1111 1111 1111 = -1	0111 1111 1100 0000 = .499	1111 1111 1100 0000 = -0.001
...					
1/1024	00 0000 0001	0000 0000 0000 0001 = 1	1111 1110 0000 0001 = -511	0000 0000 0100 0000 = 0.001	1000 0000 0100 0000 = -0.499
0/1024	00 0000 0000	0000 0000 0000 0000 = 0	1111 1110 0000 0000 = -512	0000 0000 0000 0000 = 0.000	1000 0000 0000 0000 = -0.500

## 17.4.4 サンプリグ クロック源を選択する

サンプリグ終了 / 変換開始を他のイベントに同期させたい場合がしばしばあります。そのような場合、ADC モジュールには以下で説明する 4 つの変換トリガ源のいずれかを使えます。変換トリガ源は SSRC<2:0> ビット (AD1CON1<7:5>) で選択します。

### 17.4.4.1 手動変換

SAMP ビット (AD1CON1<1>) のクリア (= 0) によってサンプリグ終了 / 変換開始をトリガするには、SSRC<2:0> ビットを「000」に設定します。

### 17.4.4.2 タイマコンペア トリガ

ADC をこのトリガモードに設定するには、SSRC<2:0> = 010 に設定します。32 ビットタイマ (TMR3/TMR2) または 16 ビットタイマ (Timer3) で周期一致が発生すると、Timer3 は特殊 ADC トリガイイベント信号を生成します。TMR5/TMR4 タイマペアまたは Timer3 以外の 16 ビットタイマではこの機能を使えません。詳細は『セクション 14. タイマ』(DS61105) を参照してください。

#### 17.4.4.2.1 外部 INT0 ピントリガ

INT0 ピンのアクティブな遷移時に変換を開始するよう ADC を設定するには、SSRC<2:0> ビットを「001」に設定します。INT0 ピンは、変換処理のトリガ用に立ち上がりエッジ入力または立ち下がりエッジ入力として設定できます。

#### 17.4.4.2.2 自動変換

SAMC<4:0> ビット (AD1CON3<12:8>) で選択したサンプリグ時間の終了時に自動的に変換を開始するよう ADC を設定できます。ADC をこのトリガモードに設定するには、SSRC<2:0> ビットを「111」に設定します。このモードでは、ADC は選択したチャンネルで連続的に変換を実行します。

## 17.4.5 内部または外部イベントに ADC 動作を同期する

外部イベントトリガ パルスを使ってサンプリグ終了 / 変換開始をトリガするモード (SSRC<2:0> ビット = 001、010、011) と自動サンプリグ (ASAM ビット (AD1CON1<2>) = 1) を組み合わせると、ADC のサンプリグ / 変換イベントをトリガパルス源に同期させる事ができます。例えば [図 17-13](#) (SSRC<2:0> = 010、ASAM = 1) の場合、ADC のサンプリグ終了 / 変換開始は常にタイマコンペア トリガイイベントに同期します。ADC のサンプリグ / 変換レートはタイマコンペア イベントのレートに一致します。[例 17-5](#) のサンプルコードを参照してください。

## 17.4.6 サンプリグの自動 / 手動を選択する

サンプリグ動作は、変換動作が完了した後に手動または自動で開始できます。

### 17.4.6.1 手動サンプリグ

ASAM ビット (AD1CON1<2>) をクリアすると、自動サンプリグ モードは無効になります。この場合、ソフトウェアで SAMP ビット (AD1CON1<1>) をセットするとアクイジションが始まります。SAMP ビットを再セットするまでアクイジションは再開しません。[図 17-8](#) に例を示します。

### 17.4.6.2 自動サンプリグ

ASAM ビット (AD1CON1<2>) をクリアすると、自動サンプリグ モードが有効になります。この場合、前回のサンプルの変換が完了すると、次のサンプリグが自動的に始まります。[図 17-9](#) に例を示します。

## 17.4.7 参照電圧源を選択する

ユーザは ADC モジュール用の参照電圧源を選択できます。内部または外部の参照電圧源を使えます。

A/D 変換用の参照電圧源は VCFG<2:0> ビット (AD1CON2<15:13>) で選択します。上側参照電圧 (VR+) と下側参照電圧 (VR-) には、内部の AVDD/AVSS 電圧レールまたは VREF+/VREF- 入力ピンを選択できます。外部 ADC 参照電圧を使ってコンバータ内のノイズを低減できます。

少ピンデバイスでは、外部参照電圧ピンが AN0 および AN1 入力と多重化されている場合があります。そのような場合でも、ADC は VREF+ および VREF- 入力ピンと多重化されたアナログ入力ピンを使って A/D 変換を実行できます。

外部参照電圧ピンへの印加電圧は一定の仕様を満たしている必要があります。詳細は各デバイス データシートの「電気的特性」を参照してください。

**Note:** 高精度な A/D 変換には外部参照電圧 VREF+/VREF- を選択する必要があります。他のアナログ周辺モジュールが外部 VREF+/VREF- ピンを共有している場合があります。詳細は各デバイス データシートの内「ピン配置図」を参照してください。

## 17.4.8 スキャンモードを選択する

ADC モジュールは選択された複数の入力をスキャンできます。CSCNA ビット (AD1CON2<10>) をセットすると、MUX A を使って選択した複数のアナログ入力をスキャンできます。

### 17.4.8.1 スキャンモードを有効にする

スキャンモードを有効にするには CSCNA ビット (AD1CON2<10>) をセットします。スキャンモードを有効にすると、MUX A の正極性入力は AD1CSSL レジスタによって制御されます。AD1CSSL レジスタ内の各ビットは 1 つのアナログ入力に対応します (例: bit 0 は AN0, bit 1 は AN1, bit n は ANn に対応)。AD1CSSL レジスタのいずれかのビットを「1」にセットすると、対応する入力はスキャン シーケンスに含まれます。常に低い番号の入力から高い番号の入力へ向かってスキャンします。また、割り込みが発生するたびに、一番低い番号の選択チャンネルに戻ってスキャンを開始します。スキャンモードを有効にすると、CH0SA<3:0> ビット (AD1CHS<19:16>) の設定は無視されます。

**Note:** 選択したスキャン入力の数が割り込み 1 回あたりのサンプリング回数よりも多い場合、その回数を超える大きな番号の入力はサンプリングされません。AD1CSSL レジスタは、スキャンに含めるチャンネルの正極性入力だけを指定します。チャンネルの負極性入力は、スキャンモードでも CH0NA ビット (AD1CHS<23>) で選択します。

### 17.4.8.2 スキャンモードを無効にする

CSCNA ビット = 0 の場合、スキャンモードは無効になり、MUX A の正極性入力は CH0SA<3:0> ビットにより制御されます。

## 17.4.8.3 スキャンモードと交互サンプリング モードを組み合わせる

スキャンモードと交互サンプリング モードを組み合わせると、スキャン用に選択した入力と 1 つの固定入力を交互に変換できます。

このモードを有効にするには、CSCNA ビット (AD1CON2<10>) と ALTS ビット (AD1CON2<0>) の両方を「1」にセットします。CSCNA ビットで MUX A のスキャンを有効にし、CH0SB<3:0> ビット (AD1CHS<27:24>) と CH0NB ビット (AD1CHS<31>) で MUX B への入力を設定します。スキャンは MUX A 入力選択に対してのみ適用されます。MUX B 入力選択は、CH0SB<3:0> ビットの指定に従って 1 つの入力だけを選択します。

下は、3 つのスキャン チャンネル (MUX A) と 1 つの固定チャンネル (MUX B) を変換するシーケンス例です。

1. スキャンリスト内の最初の入力をサンプリングする。
2. CH0SB<3:0> と CH0NB で選択した入力をサンプリングする。
3. スキャンリスト内の 2 番目の入力をサンプリングする。
4. CH0SB<3:0> と CH0NB で選択した入力をサンプリングする。
5. スキャンリスト内の 3 番目の入力をサンプリングする。
6. CH0SB<3:0> と CH0NB で選択した入力をサンプリングする。

上記のプロセスを繰り返します。

## 17.4.9 割り込み 1 回あたりの変換数を設定する

SMPI<3:0> ビット (AD1CON2<5:2>) は、CPU 割り込みを生成する前に実行するアナログ / デジタル変換の回数を選択します。これにより、データ格納バッファの何カ所にデータが書き込まれるのかが決まります。通常、バッファへの書き込みは ADC1BUF0 から始まりますが、デュアル バッファモードでは ADC1BUF0 または ADC1BUF8 のどちらかから始まります。この数は 1 ~ 16 の範囲で設定できます (デュアル バッファモードの場合は 1 ~ 8 の範囲)。割り込みが発生するとサンプリング シーケンスが再開し、最初のサンプルは先頭のバッファ位置に書き込まれます。

例えば SMPI<3:0> = 0000 の場合、変換結果を毎回 ADC1BUF0 に書き込みます。この場合、他のバッファ位置は使いません。

例えば SMPI<3:0> = 1110 の場合、15 個のサンプルを変換し、その結果を ADC1BUF0 ~ ADC1BUFE に保存します。割り込みは ADC1BUFE に書き込んだ時点で発生します。次のサンプルは ADC1BUF0 に書き込みます。この場合、ADC1BUFF は使いません。

結果レジスタ内のデータは、次のサンプリング シーケンスによって上書きされます。データ格納バッファの内容は、割り込み生成後の最初のサンプルの変換が完了する前に読み出す必要があります。バッファ書き込みモードを使うと、割り込み生成の時間的間隔 (つまりデータが上書きされるまでの時間) を長くできます。17.4.10「[バッファ書き込みモード](#)」を参照してください。

BUFM ビット (AD1CON2<1>) を「1」にセットした場合、割り込み 1 回あたりの変換回数が 16 を超えないようにサンプル数と SMPI ビットの組み合わせを設定する必要があります。BUFM ビット (AD1CON2<1>) を「0」に設定した場合は、割り込み 1 回あたりの変換回数が 8 を超えないように設定する必要があります。割り込みあたりのサンプル数が 16 を超えるような設定をしても、サンプリング シーケンスは 16 サンプルに切り詰められます。

## 17.4.10 バッファ書き込みモード

バッファ書き込みモードを選択する事により、出力バッファを 1 つの 16 ワードバッファまたは 2 つの 8 ワードバッファとして使えます。

BUF<sub>M</sub> (AD1CON2<1>) を「0」にクリアすると、全ての変換シーケンスで 16 ワードバッファの全体を使います。変換結果は ADC1BUF0 から順番にバッファに書き込まれ、サンプル数が SMPI<3:0> ビット (AD1CON2<5:2>) で定義した数に達すると、後続の変換結果は再び ADC1BUF0 から順番に書き込まれます。ADC 割り込みを有効にしている場合、バッファ内のサンプル数が SMPI<3:0> で定義した数に一致すると、割り込みを生成します。

BUF<sub>M</sub> ビットを「1」にセットすると、16 ワードのデータ格納バッファ (ADRES) は 2 つの 8 ワードバッファに分割されます。変換結果は、サンプル数が SMPI<3:0> ビット (AD1CON2<5:2>) で定義した数に達するまで、ADC1BUF0 から始まる第 1 のバッファに順番に書き込まれます。この間、BUF<sub>S</sub> ビット (AD1CON2<7>) はクリア状態を維持します。サンプル数が定義数に達すると ADC 割り込みフラグがセットされます。

ADC 割り込みフラグがセットされると、後続の変換結果は、サンプル数が SMPI<3:0> ビット (AD1CON2<5:2>) で定義した数に達するまで、ADC1BUF8 から始まる第 2 のバッファに順番に書き込まれます。この間、BUF<sub>S</sub> ビット (AD1CON2<7>) はセット状態を維持します。サンプル数が定義数に達すると ADC 割り込みフラグがセットされます。

すると BUF<sub>S</sub> が「0」にクリアされて次のシーケンスが始まり、結果は再び第 1 のバッファに書き込まれます。

どちらのバッファ書き込みモードを選択すべきかは、ADC 割り込みおよび割り込みレイテンシ後にバッファ内容の転送に利用できる時間によって決まります。この時間はアプリケーションごとに異なります。プロセッサが 1 チャンネルのサンプリング / 変換にかかる時間以内にフル状態のバッファを読み出せる場合、BUF<sub>M</sub> ビットを「0」に設定して割り込み 1 回あたり最大 16 回の変換を実行できます。プロセッサは、バッファの先頭が上書きされるまでに 1 回のアキュイジション / 変換周期を使えます。

サンプリング / 変換時間内にプロセッサがバッファを読み出す事ができない場合、BUF<sub>M</sub> ビットを「1」にセットして結果データの上書きを防ぐ必要があります。例えば SMPI<3:0> = 0111 の場合、8 個の変換結果を第 1 のバッファに書き込んだ時点で割り込みを生成します。次の 8 個の変換結果は第 2 のバッファに書き込まれます。従って、プロセッサは割り込みから次の割り込みまでの時間を全て使ってバッファから 8 個の変換結果を読み出せます。

## 17.4.11 ADC に接続する MUX を選択する (交互サンプリング モード)

ADC は、SHA に接続した 2 つの入力マルチプレクサを備えています。これらのマルチプレクサを使って、サンプリングするアナログ入力を選択します。各マルチプレクサは正極性入力と負極性入力を持ちます (図 17-5 と図 17-6 参照)。

**Note:** アナログ入力の数はデバイスによって異なります。ご使用になるデバイスが実装しているアナログ入力については、対応するデバイス データシート内の「ピン割り当て図」を参照してください。

### 17.4.11.1 1 つの入力マルチプレクサだけを使う

SHA の正極性入力には、デバイスが備えるアナログ入力チャンネル (最大 16) のいずれか 1 つを選択できます。正極性アナログ入力は CH0SA<3:0> ビット (AD1CHS<19:16>) で選択します。負極性入力には、V<sub>R-</sub> または AN1 のどちらかを選択できます。負極性入力は CH0NA ビット (AD1CHS<23>) で選択します。負極性入力に AN1 を選択すると、単極差動計測が可能です。1 つのマルチプレクサだけを使う場合、ALTS ビット (AD1CON2<0>) をクリアする必要があります。

## 17.4.11.2 2つの入力マルチプレクサを交互に使う

ALTS ビット (AD1CON2<0>) をセットすると、ADC モジュールは 2 つの入力マルチプレクサを交互に使います。

CH0SA<3:0> ビット (AD1CHS<19:16>) と CH0NA ビット (AD1CHS<23>) が指定する入力を MUX A 入力と呼びます。CH0SB<3:0> ビット (AD1CHS<27:24>) と CH0NB ビット (AD1CHS<31>) が指定する入力を MUX B 入力と呼びます。

ALTS ビットを「1」にセットすると、ADC モジュールは 1 回のサンプリングごとに MUX A 入力と MUX B 入力を交互に切り換えます。ALTS ビットを「0」にクリアすると、CH0SA<3:0> および CH0NA ビットが指定する入力だけを選択してサンプリングします。

ALTS ビットを「1」にセットすると、最初のサンプリング / 変換シーケンスでは、CH0SA<3:0> および CH0NA ビットが指定する入力を選択してサンプリングします。次のサンプリング / 変換シーケンスでは、CH0SB<3:0> および CH0NB ビットが指定する入力を選択してサンプリングします。以後はこのパターンを返します。

## 17.4.12 ADC 変換クロック源とプリスケラを選択する

ADC モジュールの変換クロック源には、内部 RC オシレータまたは周辺モジュール用バスクロック (PBCLK) を使えます。

内部 RC オシレータをクロック源として使う (ADRC ビット (AD1CON3<15>) = 1) 場合、RC オシレータの周期がそのまま TAD となります (プリスケラは使いません)。内部オシレータを使うと、ADC モジュールはスリープおよびアイドル中も動作を継続できます。

**Note:** 内部 RC オシレータは、スリープ中に ADC を動作させる事を目的とするため、校正されていません。ADC アクイジションに正確なタイミングを要求するアプリケーションでは、校正済みの安定したクロック源を ADC 用に使う必要があります。

PBCLK を変換クロック源として使うには、ADRC ビットを「0」にクリアします。この場合、ADCS<7:0> ビット (AD1CON3<7:0>) で定義したプリスケラ適用後の PBLCK 周期が TAD となります。

ADC の変換実行レートには上限があります。アナログ モジュール クロック (TAD) が変換タイミングを制御します。アナログ / デジタル変換には 12 クロック周期 (12 TAD) が必要です。

ADC 変換クロックの周期は、8 ビットカウンタを使ってソフトウェアで選択します。TAD は ADCS<7:0> ビット (AD1CON3<7:0>) を使って 256 通りに設定できます。

式 17-1 に、TAD 値を ADCS ビットと周辺モジュール用バスクロック周期 (Tcy) の関数として示します。

### 式 17-1: ADC クロック周期

$$T_{AD} = 2 \cdot (T_{PB} \cdot (ADCS + 1))$$

$$ADCS = \left( \frac{T_{AD}}{2 \cdot T_{PB}} \right) - 1$$

正しくアナログ / デジタル変換を実行するには、最小 TAD (83.33 ns) を確保できるように ADC クロック (TAD) を選択する必要があります (17.10 「関連アプリケーションノート」参照)。

### 式 17-2: シーケンシャル サンプリングにおけるサンプリング時間

$$T_{SMP} = TriggerPulseInterval(T_{SEQ}) - ConversionTime(T_{CONV})$$

$$T_{SMP} = T_{SEQ} - T_{CONV}$$

**Note:** TSEQ はトリガパルスの時間間隔

# セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

## 17.4.12.1 ADC を 1000 ksps で動作するように設定する

システムクロック周波数 = 60 MHz、周辺モジュール用クロック分周比 = 2 として、1 Msps を得るために必要なパラメータを求めます。

計算手順は以下の通りです。

1. 周辺モジュール用バスクロックの周期 ( $T_{PB}$ ) とサンプリング/変換の周期を求めます。

### 式 17-3: $T_{PB}$ とサンプリング/変換周期

$$T_{PB} = \frac{1}{60MHz} \times 2 = 33.3ns$$

$$\frac{1}{1000ksps} = 1\mu s + \text{converttime}$$

2. 最適な TAD を求めます。ADC は、サンプリングに少なくとも 1 TAD (サンプリング時間)、変換に 12 TAD (変換時間) を要します。

- a) サンプリング時間を最小の 1 TAD とした場合の目標 ADC クロック周期は式 17-4 により求められます。これは TAD に対する ADC 最小要件を満たしますが、最小サンプリング時間要件を満たしません。

### 式 17-4: 最小サンプリング時間 (1 TAD) での目標 ADC クロック周期

$$\frac{1\mu s}{12+1} = 76.9ns = T_{AD} \quad \text{目標 ADC クロック周期}$$

- b) サンプリング時間を 2 TAD に増やします。
- c) サンプリング時間を 2 TAD として目標 ADC クロック周期を計算し直します。今度は TAD に対する ADC 最小要件と最小サンプリング時間要件を満たしています。

### 式 17-5: サンプリング時間を 2 TAD とした場合の目標 ADC クロック周期

$$\frac{1\mu s}{12+2} = 71.4ns = T_{AD}$$

$$T_{AD} \cdot 2 \text{ sample periods} = 71.4ns \cdot 2 = 142.8ns = \text{sample time}$$

3. 上記で求めた値を使って ADC クロック分周比を求めます。  
選択可能な分周比の中で目標値より大きくて最も近い値は 4 です (ADCS = 1)。  
選択可能な分周比の中で目標値より小さくて最も近い値は 2 です (ADCS = 0)。

### 式 17-6: ADC クロック分周比

$$\frac{71.4ns}{\left(\frac{1}{30MHz}\right)} = 2.31 \quad \text{目標 ADC クロック分周比}$$

4. 選択可能な ADCS 分周比を使ってサンプリング レートを求めます。まず ADC クロック分周比を 4 として計算します。

## 式 17-7: サンプリング レートの計算

$$\frac{1}{4 \cdot (12 + 2) \cdot 33.3ns} = 535.7ksp/s$$

これではサンプリング レートが低すぎます。

次に ADC クロック分周比を 2 として計算します。

$$\frac{1}{2 \cdot (12 + 2) \cdot 33.3ns} = 1071ksp/s$$

目標値 (1 Msps) に非常に近いサンプリング レートが得られましたが、目標値を超えています。

5. サンプリング レートを目標値まで下げるためにサンプリング時間を増やします。分周比を 2、サンプリング時間を 3 TAD としてサンプリング レートを再計算します。

## 式 17-8: サンプリング レートの再計算

$$\frac{1}{2 \cdot (12 + 3) \cdot 33.3ns} = 1000ksp/s$$

6. 上記の条件を使って、TAD とサンプリング時間を検証します。デバイスの仕様値を満たしながら目標サンプリング レートが得られました。

## 式 17-9:

$$\frac{1}{30MHz} = 33.3ns = TPB$$

$$33.3ns \cdot 2 = 66.6ns = T_{AD}$$

$$T_{AD} \cdot 3 = 66.6ns \cdot 3 = 200ns = \text{sampletime}$$

最終的な設定

ADCS = 2: ADC クロックは PB の 2 分周

SAMPC = 3: サンプリング時間は 3 TAD 周期

### 17.4.13 アクイジション時間に関する注意点

S/H チャンネルがアナログ信号を収集する時間は、アクイジション / 変換シーケンスによって異なります。[17.5.20 「ADC サンプリング要件」](#)に記載したサンプリング要件を満たすアクイジション時間を確保する必要があります。

SSRC<2:0> (AD1CON1<7:5>) = 111 の場合、変換トリガは ADC クロックに基づいて制御されます。アクイジション開始から変換開始までの TAD クロックサイクル数は SAMC<4:0> ビット (AD1CON3<12:8>) で選択します。このトリガ オプションにより、複数チャンネルで最速の変換レートが得られます。アクイジション開始後、モジュールは SAMC ビットが指定する TAD クロック数をカウントします。

## 17.4.14 ADC モジュールを有効にする

ON ビット (AD1CON1<15>) を「1」にセットすると ADC モジュールは動作モードとなり、電力の供給を受けて完全に機能します。

ON ビットを「0」にクリアすると ADC モジュールは無効になります。この場合、回路のデジタルおよびアナログ部分は動作を停止し、消費電力は最小となります。

無効モードから動作モードに移行する際、ユーザ アプリケーションはアナログ段が安定するまで待機する必要があります。安定化時間については、各デバイス データシート内の「電気的特性」を参照してください。

**Note:** ADC モジュールの動作中に ON (AD1CON1<15>)、SAMP (AD1CON1<1>)、DONE (AD1CON1<0>) ビット以外の ADC 制御ビットに書き込む事は推奨しません。

## 17.4.15 サンプリングを開始する

### 17.4.15.1 手動サンプリング モード

手動サンプリングでは、SAMP ビット (AD1CON1<1>) に「1」を書き込む事でアキュイジションを開始します。ソフトウェアで SAMP ビットをセットしてアキュイジションを手動で開始し、必要なアキュイジション時間が経過した後にソフトウェアで SAMP ビットをクリアしてアキュイジションを手動で終了する必要があります。

### 17.4.15.2 自動サンプリング モード

自動サンプリング モードでは、ASAM ビット (AD1CON1<2>) に「1」を書き込む事でサンプリング処理を開始します。このモードのアキュイジション時間は ADCS<7:0> ビット (AD1CON3<7:0>) で定義します。変換動作が完了するとアキュイジションが自動的に始まります。自動サンプリングモードには、手動トリガ以外の全てのトリガ源を使えます。

## 17.5 その他の ADC 機能

### 17.5.1 サンプリングを中止する

手動サンプリング モード中に SAMP ビット (AD1CON1<1>) をクリアするとサンプリングは終了しますが、SSRC<2:0> ビット (AD1CON1<7:5>) = 000 であれば変換動作が始まります。

自動サンプリング モード中に ASAM ビット (AD1CON1<2>) をクリアしても、実行中のアキュイジション / 変換シーケンスは終了しません。しかし、そのサンプルの変換完了後、次のサンプリングは自動的に開始しません。

### 17.5.2 変換を中止する

変換動作中に ON ビット (AD1CON1<15>) をクリアすると、実行中の変換は中止されます。不完全な A/D 変換結果は ADC 結果レジスタに書き込まれません。つまり、対応するデータ格納バッファ位置は前回の変換値 (または最後に書き込まれた値) を保持します。

### 17.5.3 バッファ書き込みステータス

BUFM ビット (AD1CON2<1>) を使って変換データ格納バッファを分割した場合、BUFS ビット (AD1CON2<7>) は ADC モジュールが現在どちらのバッファに書き込んでいるのかを示します。BUFS = 0 の場合、ADC モジュールは ADC1BUF0 ~ ADC1BUF7 に書き込み中であり、ユーザ アプリケーションは ADC1BUF8 ~ ADC1BUFF から変換結果を読み出す必要があります。BUFS = 1 の場合、ADC モジュールは ADC1BUF8 ~ ADC1BUFF に書き込み中であり、ユーザ アプリケーションは ADC1BU0 ~ ADC1BUF7 から変換結果を読み出す必要があります。

## 17.5.4 オフセット校正

ADC モジュールは、内部オフセットエラーを計測するための機能を備えています。計測したオフセットエラー値は、ソフトウェアで A/D 変換結果から差し引く事ができます。オフセット校正の実手順は下記の通りです。

1. ADC を実際のアプリケーションで使うのと同じように設定する。
2. OFFCAL ビット (AD1CON2<12>) をセットする (設定されている入力選択に関係なく、S/H 入力を AVss に接続する)。
3. 自動サンプリングを使う場合、SMPI で定義したサンプル数に達した時点で変換シーケンスを停止するために CLRASAM ビット (AD1CON1<4>) をセットする。
4. ADC モジュールを有効にし、変換を実行する。内部オフセットエラー値が ADC データ格納バッファに書き込まれる。
5. OFFCAL ビット (AD2CON<12>) をクリアして ADC モジュールを通常動作に戻す。

**Note:** この方法では、正極性の ADC オフセットだけを計測できます。

## 17.5.5 最初の割り込みで変換シーケンスを終了する

CLRASAM ビットをセットすると、最初のシーケンスが完了した時点で自動サンプリングを終了する事ができます。CLRASAM ビットをセットしてから自動サンプリングを開始すると、ADC は自動サンプリング シーケンスを 1 回だけ実行します ( サンプル数は SMPI<3:0> ビット (AD1CON2<5:2> で定義 )。シーケンスが完了すると、ハードウェアは ASAM ビット (AD1CON1<2>) をクリアし、割り込みフラグをセットします。この時点でサンプリング処理は停止し、データ格納バッファの内容を読み出せます ( 次の自動変換シーケンスによってデータ格納バッファの内容が上書きされる事はありません )。このモードを無効にするには、ソフトウェアで CLRASAM ビットをクリアする必要があります。

**Note:** 割り込みの無効化または ADC 割り込みのマスキングは、CLRASAM ビットの動作に影響しません。

## 17.5.6 DONE ビットの動作

変換シーケンスが完了すると、DONE ビット (AD1CON1<0>) がセットされます。手動モードの場合、DONE ビットはソフトウェアでクリアするまでセットされたままです。DONE ビットをポーリングする事により、変換の完了を判定できます。

全ての自動サンプリング モード (ASAM ビット = 1) において、DONE ビットはセット状態を保持しません。DONE ビットは変換シーケンスの終了時にセットされますが、次のアキュイジションが始まるとハードウェアによってクリアされます。ADC を自動モードで動作させる場合、DONE ビットのポーリングは推奨しません。変換シーケンスの完了時に AD1IF フラグビット (IFS1<1>) がラッチされるため、このビットをポーリングできます。図 17-5 に、交互サンプリングモードの ADC コンフィグレーションを示します。図 17-6 に、スキャンモードの ADC コンフィグレーションを示します。図 17-7 に、交互サンプリングモードとスキャンモードを組み合わせた ADC コンフィグレーションを示します。

# セクション 17. 10 ビット アナログ/デジタル コンバータ (ADC)

図 17-5: 交互サンプリングモード向けに構成した 10 ビット高速 ADC の概略ブロック図

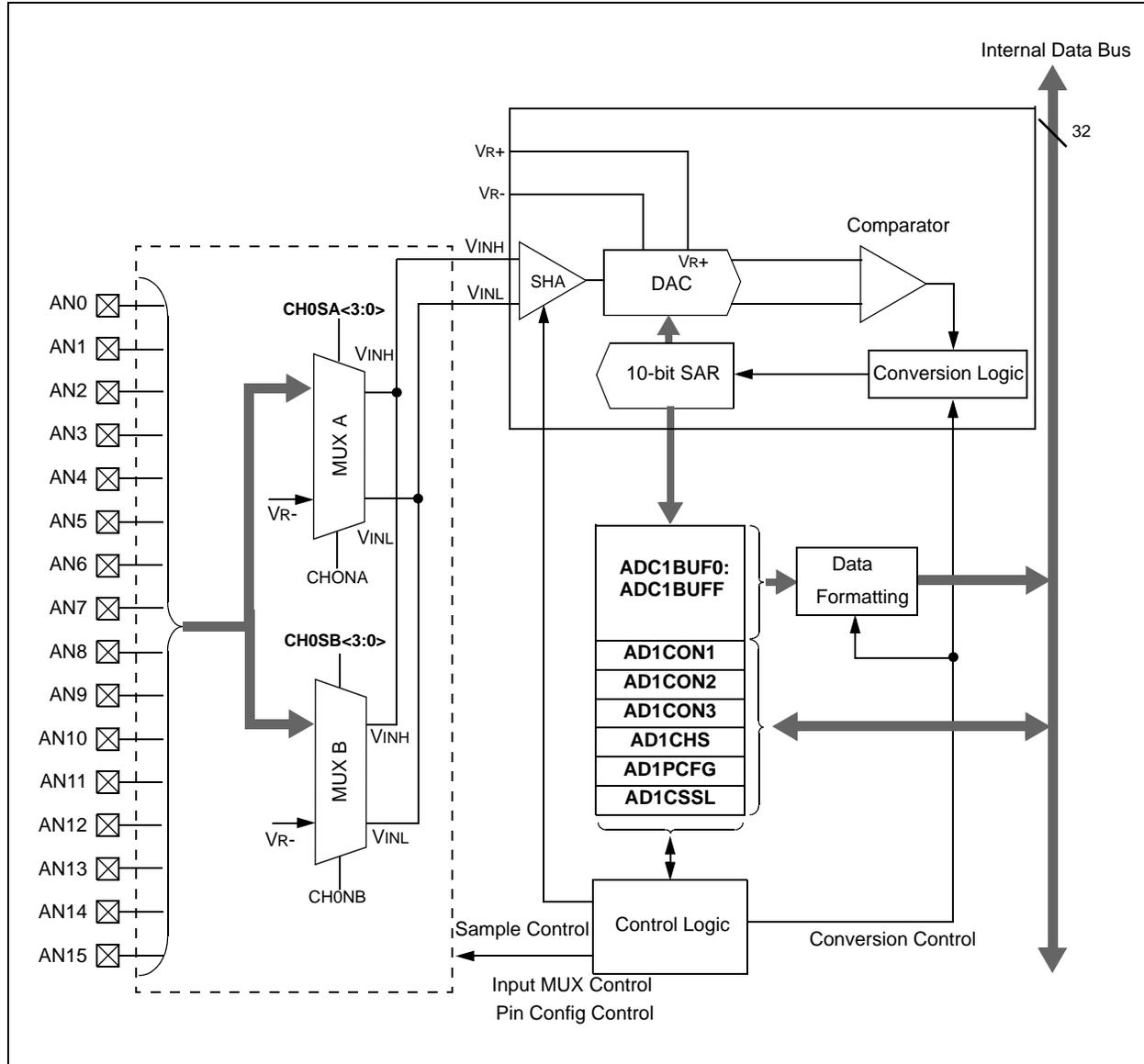
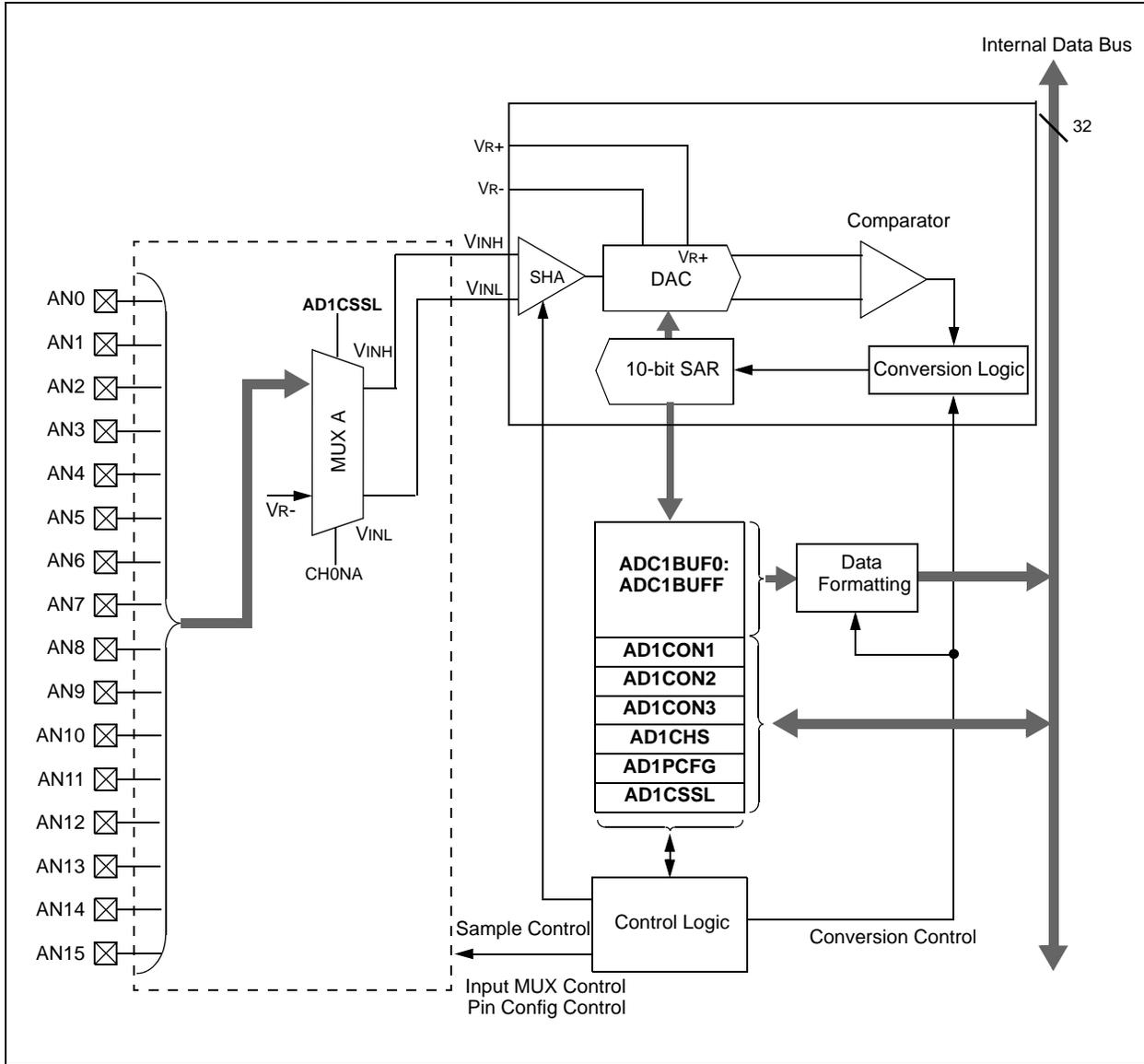
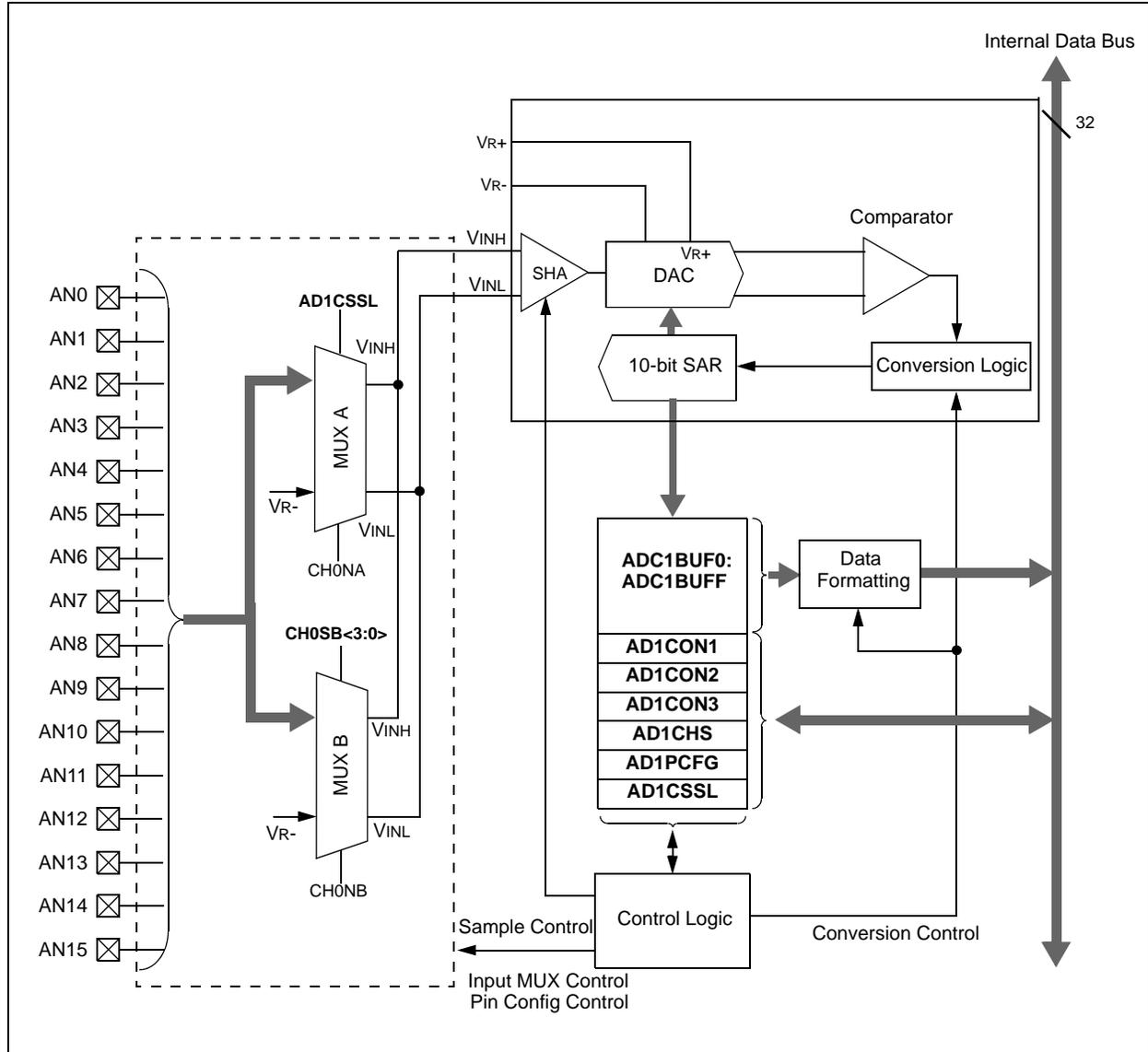


図 17-6: スキャンモード向けに構成した 10 ビット高速 ADC の概略ブロック図



# セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

図 17-7: 交互サンプリング+スキャンモード向けに構成した 10 ビット高速 ADC の概略ブロック図



## 17.5.7 変換シーケンスの例

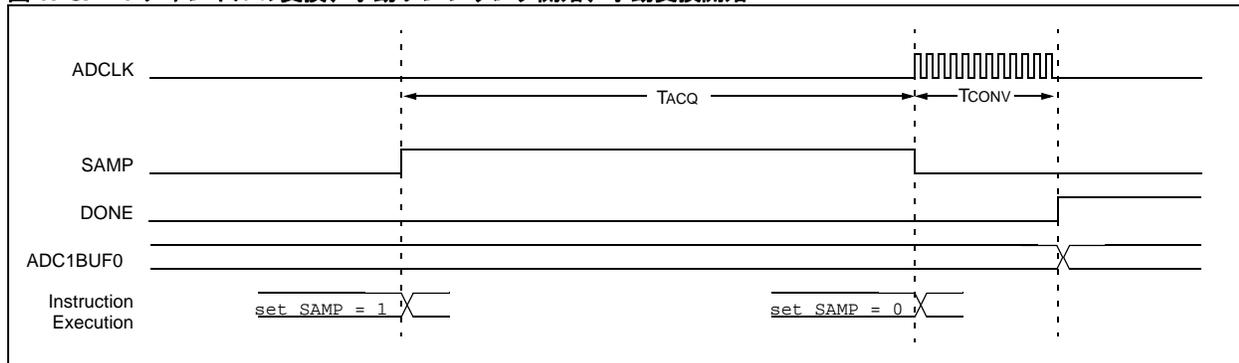
以下のコンフィグレーション例では、各種のサンプリングおよびバッファリング設定における ADC 動作について説明します。各例では、ASAM ビット (AD1CON2<1>) のセット/クリアに応じてサンプリングを自動または手動で開始しています。また、各種の変換トリガを使ってサンプリング終了/変換開始をトリガしています。

## 17.5.8 手動変換制御

SSRC<2:0> ビット (AD1CON1<7:5>) = 000 の場合、変換トリガはソフトウェアで制御します。SAMP ビット (AD1CON1<1>) をクリアすると、変換シーケンスが始まります。

図 17-8 の例では、SAMP ビットをセットしてサンプリングを開始し、SAMP ビットをクリアしてサンプリング終了/変換開始をトリガしています。ユーザアプリケーションは、十分な入力信号アキュイジション時間を確保できるように SAMP ビットをセット/クリアする必要があります。例 17-1 のサンプルコードを参照してください。

図 17-8: 1 チャンネルの変換、手動サンプリング開始、手動変換開始



例 17-1: 1 チャンネルの変換、手動サンプリング開始、手動変換開始のサンプルコード

```

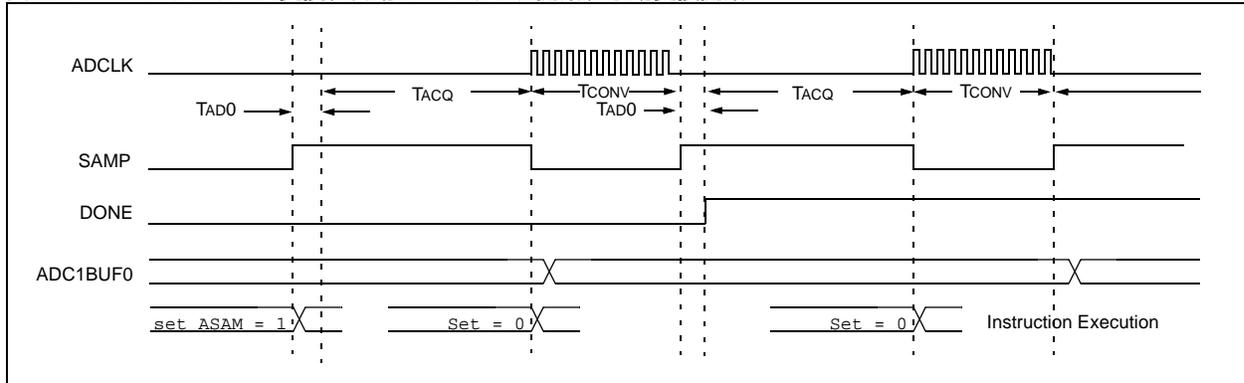
AD1PCFG = 0xFFFFB; // PORTB = Digital; RB2 = analog
AD1CON1 = 0x0000; // SAMP bit = 0 ends sampling and starts converting
AD1CHS = 0x00020000; // Connect RB2/AN2 as CH0 input;
    // in this example RB2/AN2 is the input
AD1CSSL = 0;
AD1CON3 = 0x0002; // Manual Sample, TAD = internal 6 TPB
AD1CON2 = 0;

AD1CON1SET = 0x8000; // Turn on the ADC
while (1) // Repeat continuously
{
    AD1CON1SET = 0x0002; // Start sampling ...
    DelayNmSec(100); // for 100 ms
    AD1CON1CLR = 0x0002; // Start converting
    while (!(AD1CON1 & 0x0001)); // Conversion done?
    ADCValue = ADC1BUF0; // Yes, get ADC value
} // Repeat
    
```

## 17.5.9 自動サンプリング

図 17-9 の例では、自動的にサンプリングを開始し (ASAM ビット (AD1CON1<2>) をセット)、SAMP ビット (AD1CON1<1>) をクリアする事でサンプリング終了/変換開始をトリガしています。変換動作が完了すると、モジュールは自動的にアキュイジション状態に戻ります。SAMP ビットは、アキュイジション インターバルの開始時に自動的にセットされます。ユーザ アプリケーションは、十分な入力信号アキュイジション時間を確保できるように SAMP ビットをクリアするタイミングを制御する必要があります。これには、SAMP ビットをクリアしてから次にクリアするまでに変換時間とアキュイジション時間が含まれる事を理解する必要があります。例 17-2 のサンプルコードを参照してください。

図 17-9: 1 チャンネルの変換、自動サンプリング開始、手動変換開始



例 17-2: 1 チャンネルの変換、手動サンプリング開始、手動変換開始のサンプルコード

```
AD1PCFG = 0xFF7F; // All PORTB = Digital but RB7 = analog
AD1CON1 = 0x0004; // ASAM bit = 1 implies acquisition starts immediately after
                // last conversion is done
AD1CHS = 0x00070000; // Connect RB7/AN7 as CH0 input
                // In this example RB7/AN7 is the input
AD1CSSL = 0;
AD1CON3 = 0x0002; // Sample time manual, TAD = internal 6 TPB
AD1CON2 = 0;

AD1CON1SET = 0x8000; // Turn ON the ADC
while (1) // Repeat continuously
{
    DelayNmSec(100); // Sample for 100 ms
    AD1CON1SET = 0x0002; // Start Converting
    while (!(AD1CON1 & 0x0001)); // Conversion done?
    ADCValue = ADC1BUF0; // Yes, get ADC value
} // Repeat
```

## 17.5.10 クロック同期変換トリガ

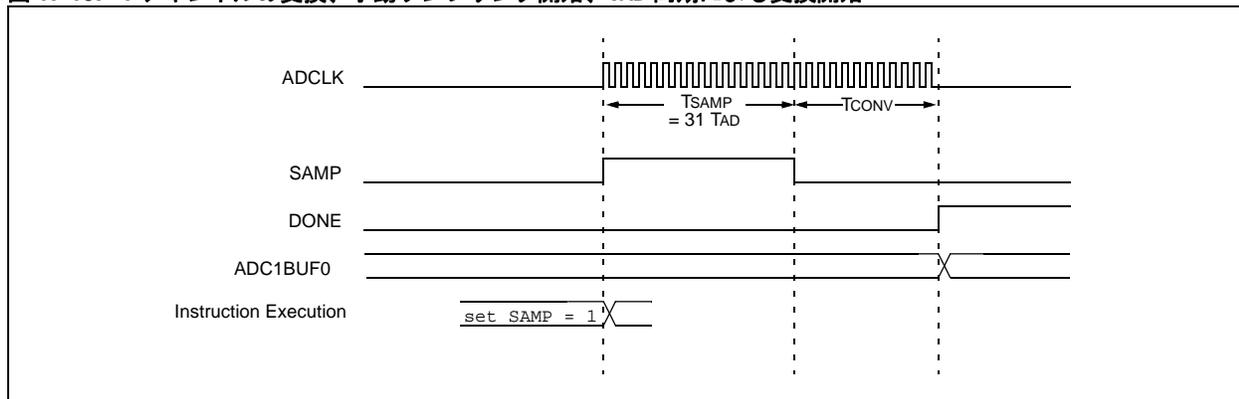
SSRC<2:0> ビット (AD1CON1<7:5>) = 111 の場合、変換トリガは ADC クロックに基づいて制御されます。アキュイジション開始から変換開始までの TAD クロックサイクル数は SAMC<4:0> ビット (AD1CON3<4:0>) で選択します。このトリガ オプションにより、複数チャンネルで最速の変換レートが得られます。アキュイジション開始後、モジュールは SAMC<4:0> ビットが指定する TAD クロック数をカウントします。

### 式 17-10: クロック同期変換トリガモードのサンプリング時間

$$T_{SMP} = SAMC<4:0> * TAD$$

SAMC ビットでは 1 クロックサイクル以上の時間を設定する必要があります。例 17-3 のサンプルコードを参照してください。

図 17-10: 1 チャンネルの変換、手動サンプリング開始、TAD 同期による変換開始



例 17-3: 1 チャンネルの変換、手動サンプリング開始、TAD 同期による変換開始のサンプルコード

```
AD1PCFG = 0xEFFF; // All PORTB = Digital; RB12 = analog
AD1CON1 = 0x00E0; // SSRC bit = 111 implies internal
// Counter ends sampling and starts converting

AD1CHS = 0x000C0000; // Connect RB12/AN12 as CH0 input
// In this example RB12/AN12 is the input
AD1CSSL = 0;
AD1CON3 = 0x1F02; // Sample time = 31 TAD
AD1CON2 = 0;

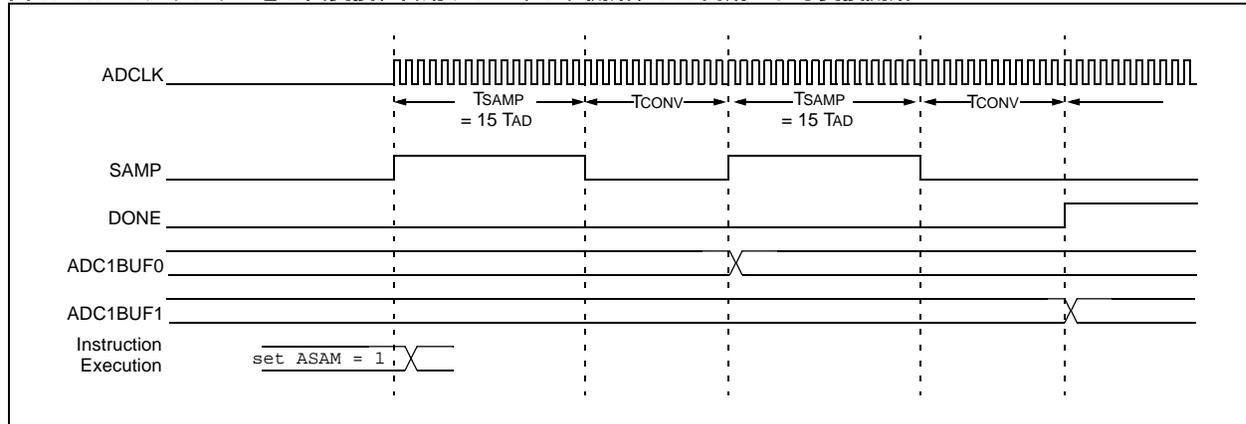
AD1CON1SET = 0x8000; // Turn ON the ADC
while (1) // Repeat continuously
{
    AD1CON1CLR = 0x0002; // Start sampling then...
    // after 31 TAD go to conversion
    while (!(AD1CON1 & 0x0001)); // Conversion done?
    ADCValue = ADC1BUF0; // Yes, get ADC value
} // Repeat
```

# セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

## 17.5.11 フリーランニング サンプリング/変換シーケンス

図 17-11 に示すように、自動変換トリガモード (SSRC<2:0> = 111) と自動サンプリング開始モード (ASAM = 1) を組み合わせると、ユーザ アプリケーションまたは他のデバイスリソースによる介入を必要とせずに、ADC モジュールのアクイジション/変換シーケンスをスケジューリングできます。この「クロック同期」モードでは、モジュール初期化後に連続的にデータを収集できます。例 17-4 のサンプルコードを参照してください。

図 17-11: 1 チャンネルを 2 回変換、自動サンプリング開始、TAD 同期による変換開始



17

10ビット  
アナログ/デジタル  
コンバータ (ADC)

例 17-4: 1 チャンネルを 2 回変換、自動サンプリング開始、TAD 同期による変換開始のサンプルコード

```
AD1PCFG = 0xFFFB; // All PORTB = Digital; RB2 = analog
AD1CON1 = 0x00E0; // SSRC bit = 111 implies internal
                // Counter ends sampling and starts converting

AD1CHS = 0x00020000; // Connect RB2/AN2 as CH0 input
                // In this example RB2/AN2 is the input
AD1CSSL = 0;
AD1CON3 = 0x0F00; // Sample time = 15 TAD
AD1CON2 = 0x0004; // Interrupt after every 2 samples

AD1CON1SET = 0x8000; // Turn ON the ADC
while (1) // Repeat continuously
{
    ADCValue = 0; // Clear value
    ADC16Ptr = &ADC1BUF0; // Initialize ADC1BUF0 pointer
    IFS1CLR = 0x0002; // Clear ADC interrupt flag
    AD1CON1SET = 0x0004; // Auto-start sampling for 31 TAD,
                // and then go to conversion
    while (!IFS1 & 0x0002); // Conversion done?
    AD1CON1CLR = 0x0004; // Yes, stop sample/convert
    for (count = 0; count < 2; count++) // Average the two ADC values
    {
        ADCValue = ADCValue + *(ADC16Ptr++);
        ADCValue = ADCValue >> 1;
    } // Repeat
}
```

## 17.5.12 クロック同期変換トリガと自動サンプリングを使う場合のアクイジション時間に関する注意事項

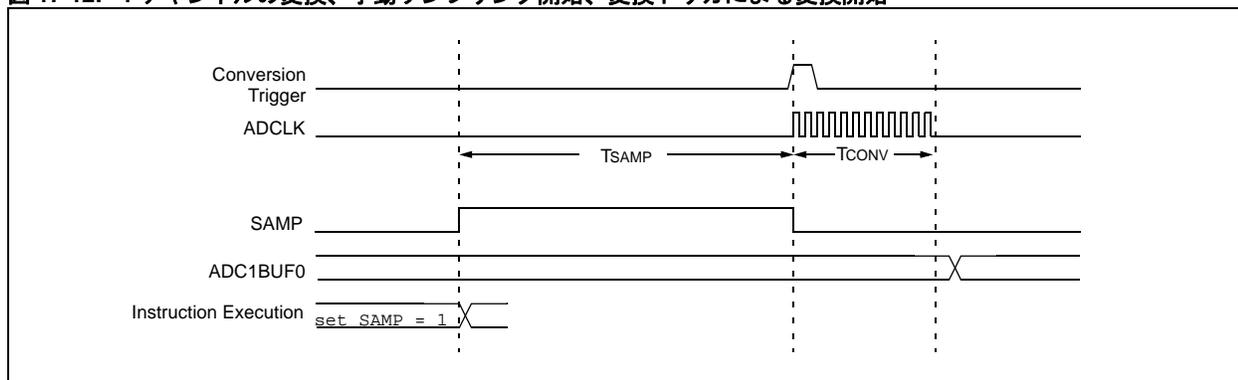
S/H チャンネルがアナログ信号の収集に使えるアクイジション時間は、アクイジション / 変換シーケンスによって異なります。**17.5.20 「ADC サンプリング要件」**に記載したアクイジション要件を超えるアクイジション時間を確保する必要があります。

モジュールを自動サンプリングに設定し、かつクロック同期変換トリガを使う場合、アクイジション時間は SAMC<4:0> ビット (AD1CON3<12:8>) によって決まります。この場合、サンプリング時間は **式 17-11** により求められます。**例 17-5** に、1 チャンネルで自動的にサンプリングを開始し、変換トリガで変換を開始する場合のサンプルコードを示します。

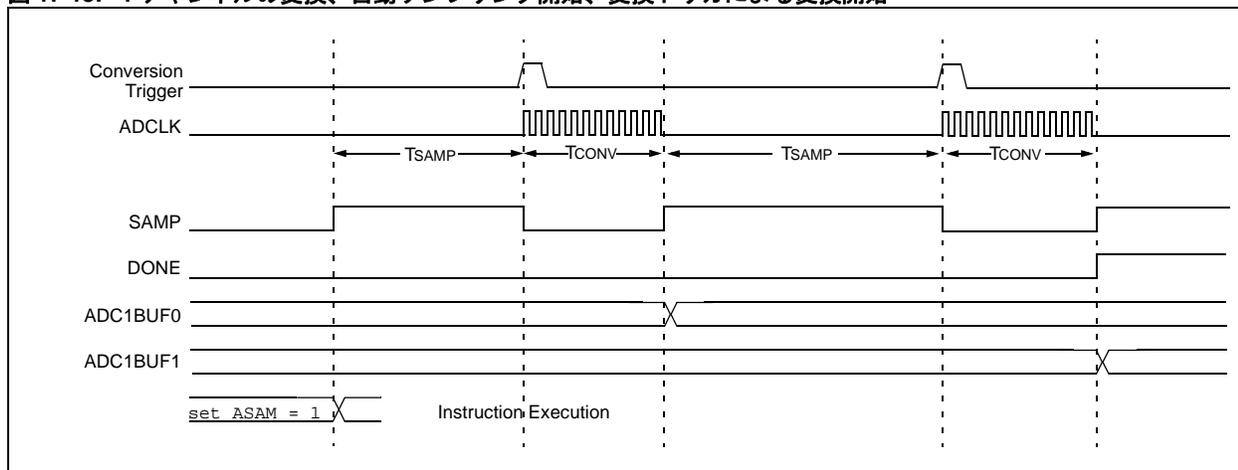
**式 17-11: サンプリング時間の計算**

$$T_{SMP} = SAMC<4:0> * T_{AD}$$

**図 17-12: 1 チャンネルの変換、手動サンプリング開始、変換トリガによる変換開始**



**図 17-13: 1 チャンネルの変換、自動サンプリング開始、変換トリガによる変換開始**



例 17-5: 1 チャンネルの変換、自動サンプリング開始、変換トリガによる変換開始のサンプルコード

```

AD1PCFG = 0xFFFB; // All PORTB = Digital; RB2 analog
AD1CON1 = 0x0040; // SSRC bit = 010 implies GP TMR3
// Compare ends sampling and starts converting
AD1CHS = 0x00020000; // Connect RB2/AN2 as CH0 input
// In this example RB2/AN2 is the input
AD1CSSL = 0;
AD1CON3 = 0x0000; // Sample time is TMR3, TAD = internal TPB * 2
AD1CON2 = 0x0004; // Interrupt after 2 conversions

// Set TMR3 to time-out every 125 ms
TMR3 = 0x0000;
PR3 = 0x3FFF;
T3CON = 0x8010;

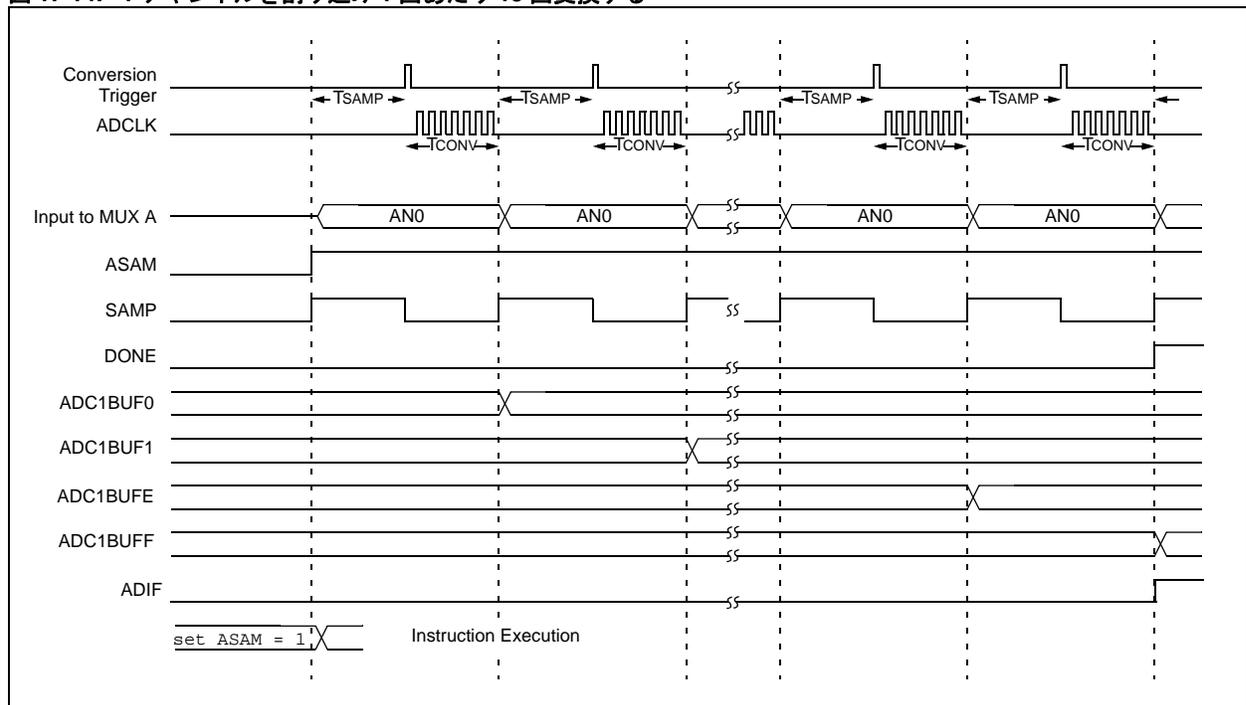
AD1CON1SET = 0x8000; // Turn ON the ADC
AD1CON1SET = 0x0004; // Start auto-sampling every 125 ms
while (1) // Repeat continuously
{
    while (!IFS1 & 0x0002) {} // Conversion done?
    ADCValue = ADC1BUF0; // Yes, get first ADC value
    IFS1CLR = 0x0002; // Clear ADIF
} // Repeat
    
```

### 17.5.13 1 チャンネルを複数回サンプリングする

図 17-14 と表 17-4 に、ADC モジュールの基本的なコンフィグレーション例を示します。この例では、1 つの ADC 入力 (AN0) をサンプリング / 変換します。結果は ADC1BUF バッファに保存します。このプロセスを 15 回繰り返した後に、モジュールは割り込みを生成します。以上のプロセスを繰り返し実行します。

この例では、ALTS ビット (AD1CON2<0>) をクリアして MUX A 入力だけを有効にします。CH0SA<3:0> ビット (AD1CHS<19:16>) と CH0NA ビット (AD1CHS<23>) で、サンプル / ホールド チャンネルへの入力として AN0 と VREF- を選択します。その他の入力選択ビットは使いません。

図 17-14: 1 チャンネルを割り込み 1 回あたり 15 回変換する



# PIC32 ファミリ リファレンス マニュアル

表 17-4: 1 チャンネルを割り込み 1 回あたり 15 回変換する

制御ビット シーケンス選択	動作シーケンス
SMPI<2:0> = 1111 サンプリング 15 回ごとに割り込む	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x0
—	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x1
—	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x2
BUFM = 0 1 つの 16 ワードデータ格納バッファ	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x3
ALTS = 0 常に MUX A 入力選択を使う	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x4
<b>MUX A 入力選択</b>	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x5
CH0SA<3:0> = 0000 CH0+ 入力に AN0 を選択する	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x6
CH0NA = 0 CH0- 入力に VR- を選択する	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x7
CSCNA = 0 入カスキャンしない	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x8
CSSL<15:0> = n/a スキャン入力選択は使わない	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x9
—	Sample MUX A Inputs:AN0 Convert, Write Buffer 0xA
—	Sample MUX A Inputs:AN0 Convert, Write Buffer 0xB
<b>MUX B 入力選択</b>	Sample MUX A Inputs:AN0 Convert, Write Buffer 0xC
CH0SB<3:0> = n/a MUX B の正極性入力を使わない	Sample MUX A Inputs:AN0 Convert, Write Buffer 0xD
CH0NB = n/a MUX B の負極性入力を使わない	Sample MUX A Inputs:AN0 Convert, Write Buffer 0xE
—	
—	
	割り込み 以上を繰り返す

**バッファ  
アドレス**

ADC1BUF0  
ADC1BUF1  
ADC1BUF2  
ADC1BUF3  
ADC1BUF4  
ADC1BUF5  
ADC1BUF6  
ADC1BUF7  
ADC1BUF8  
ADC1BUF9  
ADC1BUFA  
ADC1BUFB  
ADC1BUFC  
ADC1BUFD  
ADC1BUFE

**バッファの内容  
初回割り込み時**

AN0 sample 1
AN0 sample 2
AN0 sample 3
AN0 sample 4
AN0 sample 5
AN0 sample 6
AN0 sample 7
AN0 sample 8
AN0 sample 9
AN0 sample 10
AN0 sample 11
AN0 sample 12
AN0 sample 13
AN0 sample 14
AN0 sample 15

**バッファの内容  
2 回目割り込み時**

AN0 sample 16
AN0 sample 17
AN0 sample 18
AN0 sample 19
AN0 sample 20
AN0 sample 21
AN0 sample 22
AN0 sample 23
AN0 sample 24
AN0 sample 25
AN0 sample 26
AN0 sample 27
AN0 sample 28
AN0 sample 29
AN0 sample 30

• • •

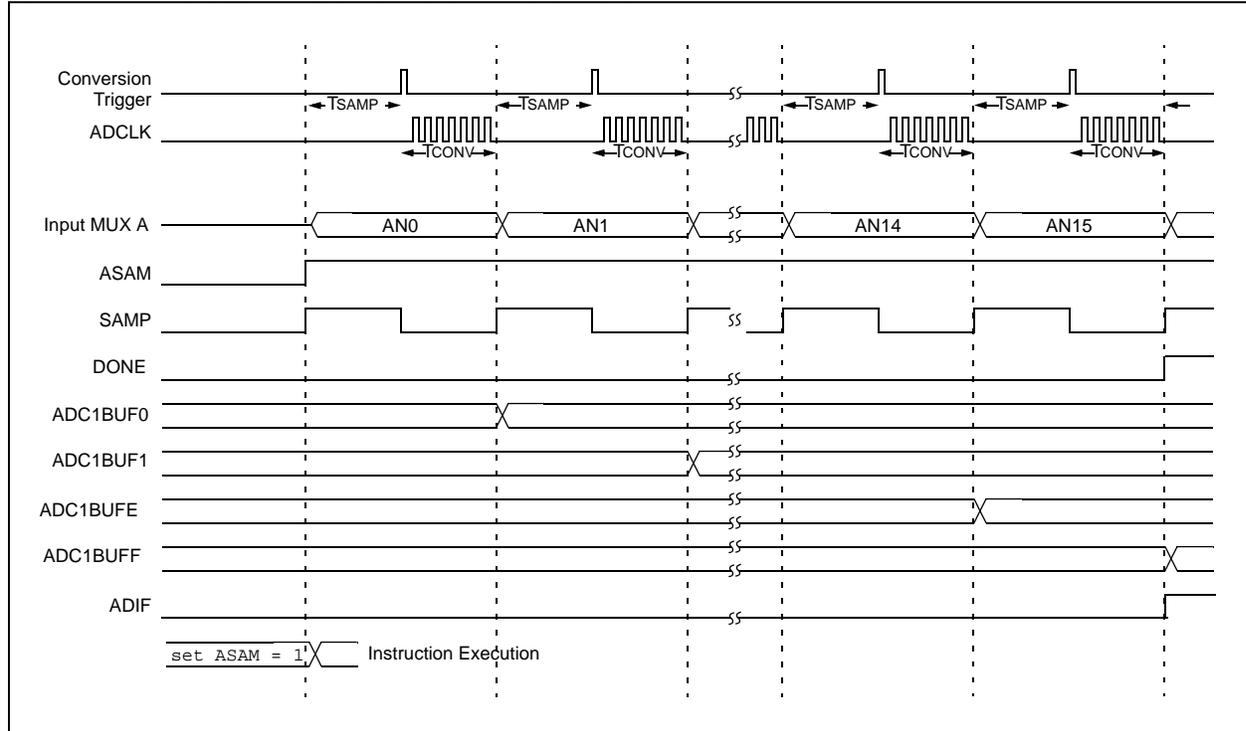
# セクション 17. 10 ビット アナログ/デジタル コンバータ (ADC)

## 17.5.14 例：複数アナログ入力をスキャンしながら A/D 変換する

図 17-15 と表 17-5 に、利用可能な全てのアナログ入力チャンネルをサンプリング/変換する場合の標準的なセットアップ例を示します。CSCNA ビット (AD1CON2<10>) をセットして ADC 入力のスキャンを有効にします。他の条件は前の例 (17.5.13 「1 チャンネルを複数回サンプリングする」参照) と同様です。

まず AN0 入力をサンプリング/変換し、結果を ADC1BUF バッファに保存します。次に AN1 入力をサンプリング/変換します。入力スキャンプロセスを 16 回繰り返してバッファがフルになると、モジュールは割り込みを生成します。以上のプロセスを繰り返し実行します。

図 17-15: ADC 割り込み 1 回あたり 16 入力をスキャンする



# PIC32 ファミリ リファレンス マニュアル

表 17-5: 割り込み 1 回あたり 16 入力をスキャンする

制御ビット シーケンス選択	動作シーケンス
SMPI<2:0> = 1111 サンプリング 16 回ごとに割り込む	Sample MUX A Inputs:AN0 Convert, Write Buffer 0x0
—	Sample MUX A Inputs:AN1 Convert, Write Buffer 0x1
—	Sample MUX A Inputs:AN2 Convert, Write Buffer 0x2
BUFM = 0 1 つの 16 ワードデータ格納バッファ	Sample MUX A Inputs:AN3 Convert, Write Buffer 0x3
ALTS = 0 常に MUX A 入力選択を使う	Sample MUX A Inputs:AN4 Convert, Write Buffer 0x4
MUX A 入力選択	Sample MUX A Inputs:AN5 Convert, Write Buffer 0x5
CH0SA<3:0> = n/a CSCNA によるオーバーライド	Sample MUX A Inputs:AN6 Convert, Write Buffer 0x6
CH0NA = 0 MUX A の負極性入力に VR- を選択する	Sample MUX A Inputs:AN7 Convert, Write Buffer 0x7
CSCNA = 1 入力をスキャンする	Sample MUX A Inputs:AN8 Convert, Write Buffer 0x8
CSSL<15:0> = 1111 1111 1111 1111 AN0 ~ AN15 の全てをスキャンに含める	Sample MUX A Inputs:AN9 Convert, Write Buffer 0x9
—	Sample MUX A Inputs:AN10 Convert, Write Buffer 0xA
—	Sample MUX A Inputs:AN11 Convert, Write Buffer 0xB
MUX B 入力選択	Sample MUX A Inputs:AN12 Convert, Write Buffer 0xC
SB<3:0> = n/a MUX B の正極性入力は使わない	Sample MUX A Inputs:AN13 Convert, Write Buffer 0xD
CH0NB = n/a MUX B の負極性入力は使わない	Sample MUX A Inputs:AN14 Convert, Write Buffer 0xE
—	Sample MUX A Inputs:AN15 Convert, Write Buffer 0xF
—	割り込み
	以上を繰り返す

**バッファ  
アドレス**

ADC1BUF0  
ADC1BUF1  
ADC1BUF2  
ADC1BUF3  
ADC1BUF4  
ADC1BUF5  
ADC1BUF6  
ADC1BUF7  
ADC1BUF8  
ADC1BUF9  
ADC1BUFA  
ADC1BUFB  
ADC1BUFC  
ADC1BUFD  
ADC1BUFE

**バッファの内容  
初回割り込み時**

AN0 sample 1
AN1 sample 2
AN2 sample 3
AN3 sample 4
AN4 sample 5
AN5 sample 6
AN6 sample 7
AN7 sample 8
AN8 sample 9
AN9 sample 10
AN10 sample 11
AN11 sample 12
AN12 sample 13
AN13 sample 14
AN14 sample 15

**バッファの内容  
2 回目割り込み時**

AN0 sample 17
AN1 sample 18
AN2 sample 19
AN3 sample 20
AN4 sample 21
AN5 sample 22
AN6 sample 23
AN7 sample 24
AN8 sample 25
AN9 sample 26
AN10 sample 27
AN11 sample 28
AN12 sample 29
AN13 sample 30
AN14 sample 31

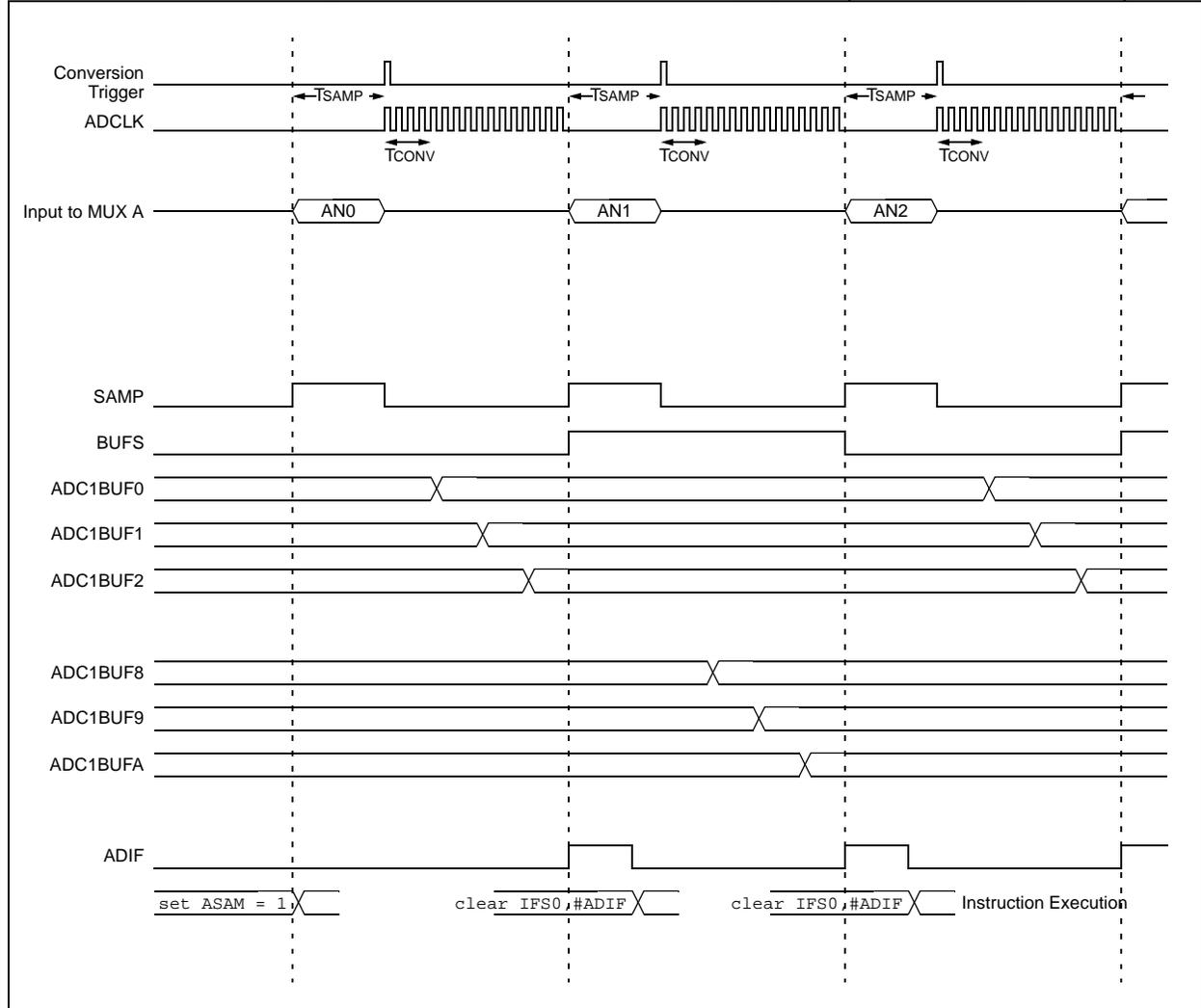
• • •

# セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

## 17.5.15 例：2つの8ワードバッファを使う

図 17-16 と表 17-6 に、バッファを2分割して交互に書き込む動作を示します。BUFM ビット (AD1CON2<1>) をセットして2x8ワードバッファモードを有効にします。BUFM ビットをセットしても、他の動作パラメータには影響しません。変換シーケンスは、最初にバッファアドレス ADC1BUF0 から順番に書き込みます。最初の割り込みを生成した後は、バッファアドレス ADC1BUF8 から順番に書き込みます。BUFS ステータスビット (AD1CON2<7>) の状態は割り込みが発生するたびにトグルし、現在どちらのバッファに書き込んでいるかを示します。この例では、3つのアナログ入力をサンプリングするたびに割り込みを生成します。

図 17-16: 2x8 ワードバッファを使って割り込み 1 回あたり 3 つの入力を変換する (3 個のサンプルを収集する)





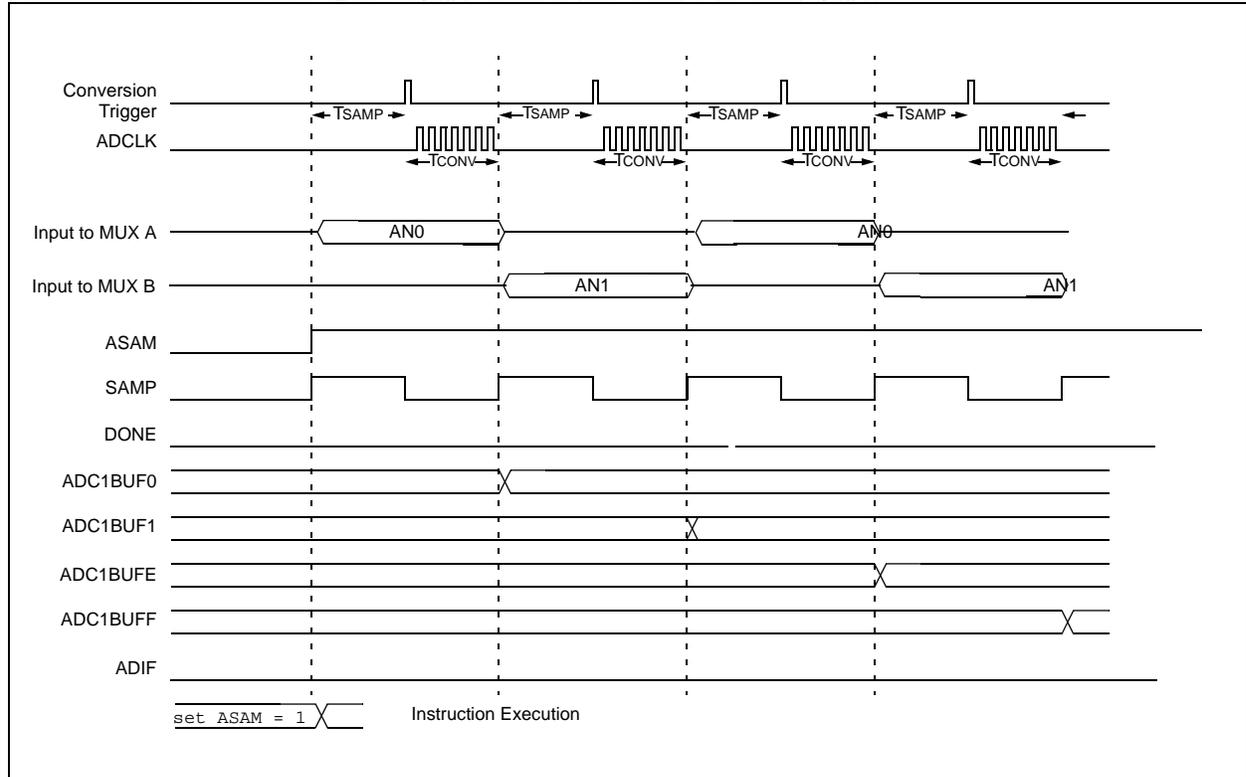
# セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

## 17.5.16 例 : MUX A および MUX B 入力選択を交互に使う

図 17-17 と表 17-7 に、MUX A と MUX B に割り当てた入力を交互にサンプリングする動作を示します。ALTS (AD1CON2<0>) ビットをセットすると交互入力選択が有効になります。最初のサンプリングには CH0SA (AD1CHS<19:16>) および CH0NA (AD1CHS<23>) ビットで指定した MUX A 入力を使います。次のサンプリングには CH0SB (AD1CHS<27:24>) および CH0NB (AD1CHS<31>) ビットで指定した MUX B 入力を使います。

この例では 2x8 ワードバッファも使います。4 回のサンプリングごとに割り込みを 1 回生成し、結果として割り込み 1 回あたり 4 ワードをバッファに書き込みます。

図 17-17: 2つのアナログ入力を交互に変換しながら割り込み 1 回あたり 4 回変換する





# セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

## 17.5.17 例：交互サンプリングモードと入力スキャンを組み合わせて3つのアナログ入力を変換する

図 17-18、図 17-19、表 17-8 に、複数入力のスキャンと MUX A および MUX B の交互サンプリングを組み合わせた場合の例を示します。交互サンプリングモードを有効にすると、最初に MUX A 向けに選択した入力をサンプリングし、次に MUX B 向けに選択した入力をサンプリングします。以後、MUX A および MUX B 選択入力を交互に切り換えながらサンプリングします。交互サンプリングモードに入力スキャンを組み合わせると、MUX A への正極性入力は AD1CSSL レジスタの設定に従って選択され、CH0SA<3:0> ビット (AD1CHS<19:16>) の設定は無視されます。MUX A を使う回のサンプリングでは、スキャン用に選択されている入力を毎回 1 つずつ順番にサンプリングします。MUX B への正極性入力は、CH0SB<3:0> ビット (AD1CHS<27:24>) で選択します。

ASAM ビット (AD1CON1<2>) をクリアすると、変換が完了しても SAMP ビット (ADxCON1<1>) をセットするまでサンプリングは始まりません。

図 17-18: 交互サンプリングモードと入力スキャンを組み合わせて3つのアナログ入力を変換する

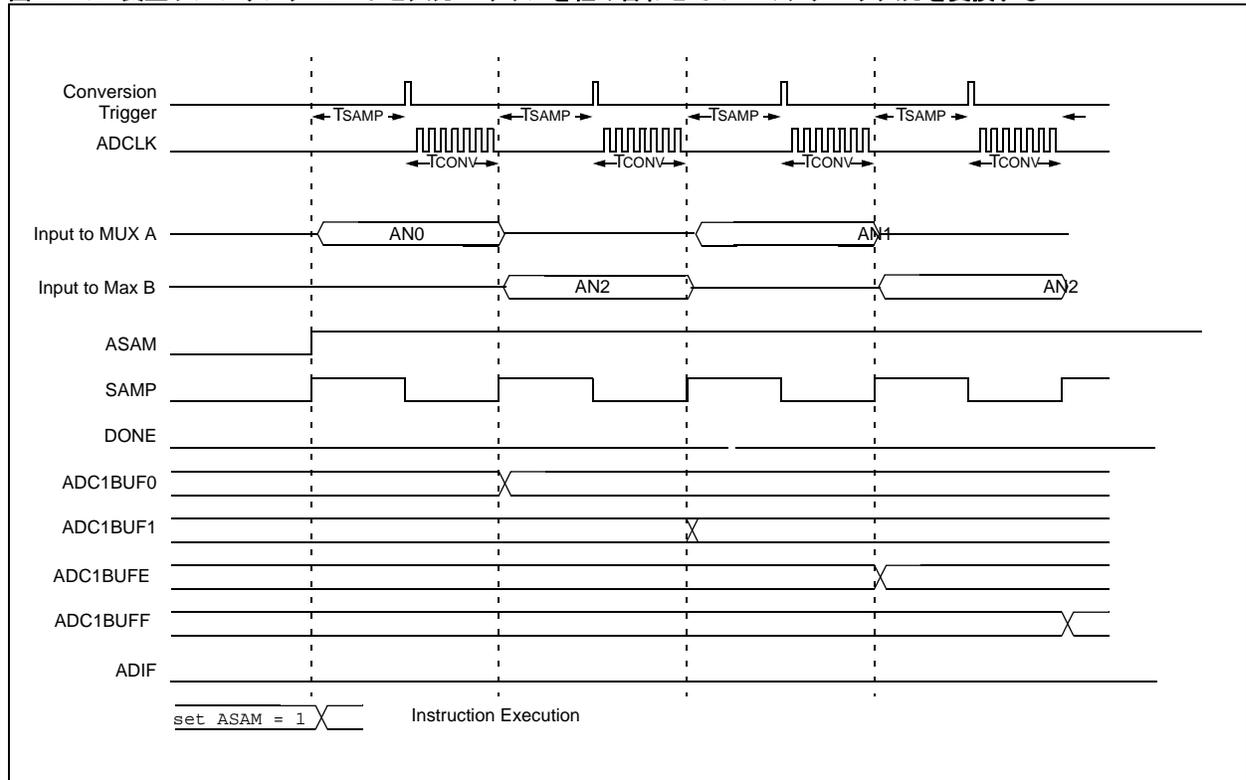
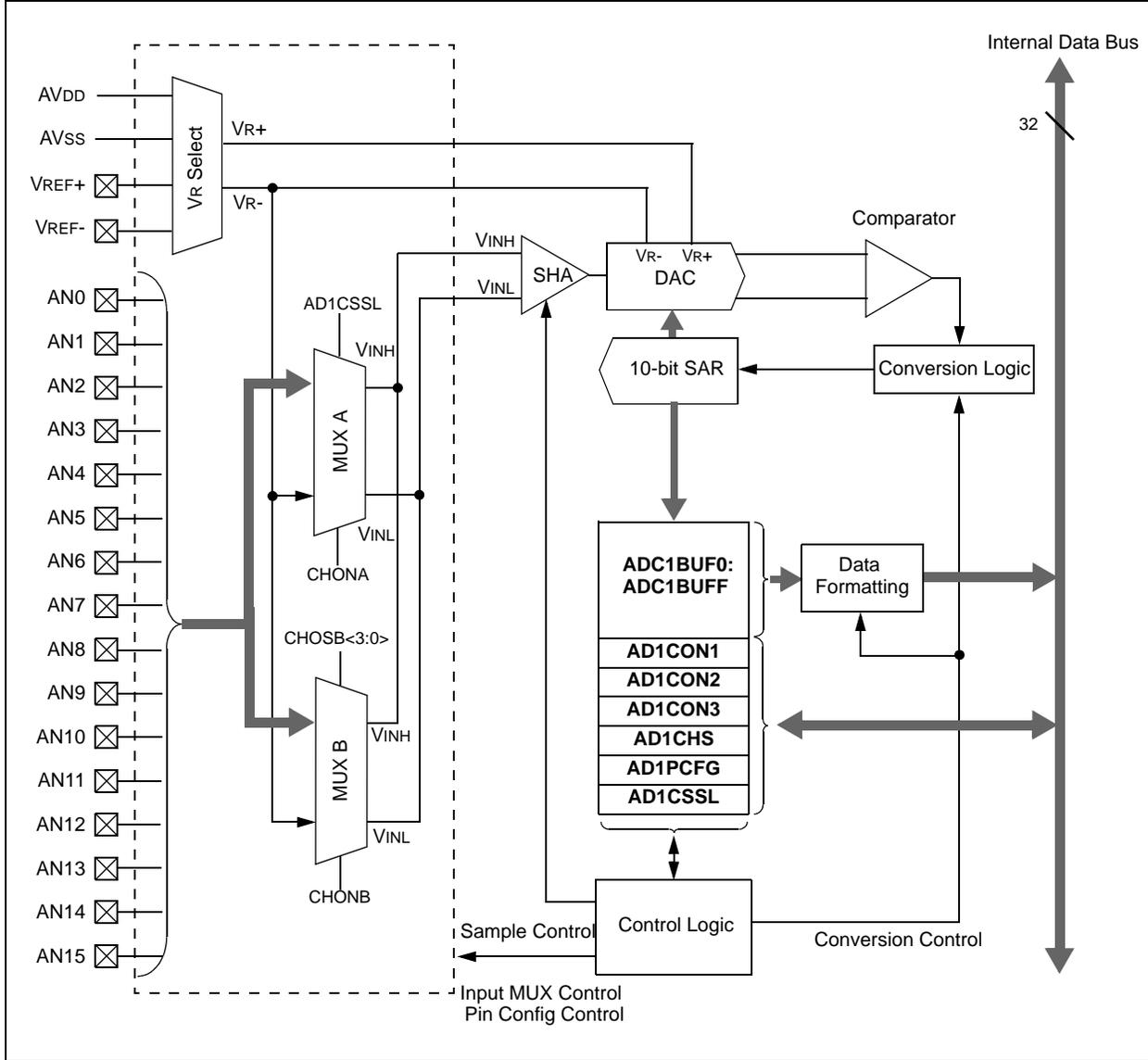


図 17-19: 交互サンプリング+入カスキャン向けに構成した 10 ビット高速 ADC のブロック図



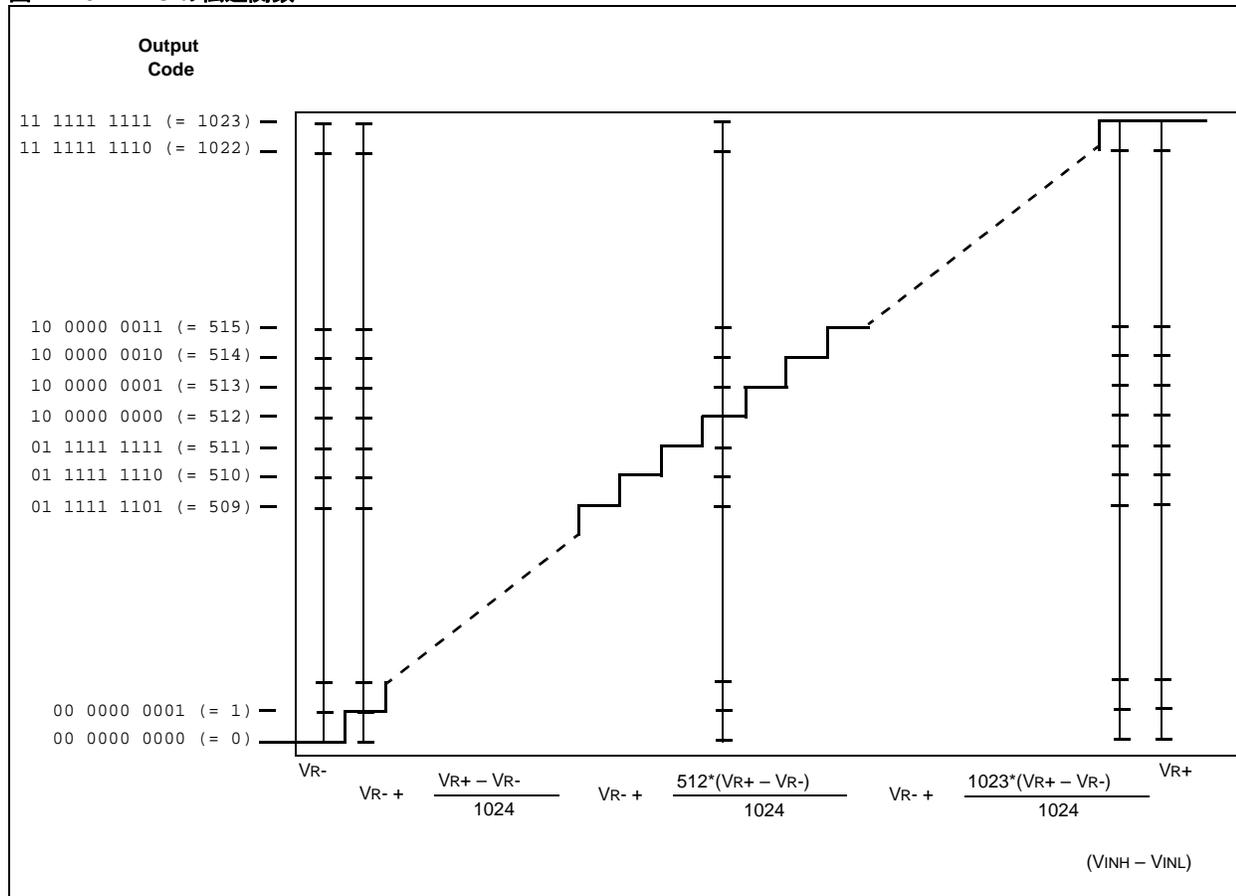


## 17.5.18 伝達関数

ADC モジュールの理想的伝達関数を図 17-20 に示します。入力差動電圧 ( $V_{INH} - V_{INL}$ ) は参照電圧 ( $V_{R+} - V_{R-}$ ) と比較されます。

- 最小レベルのコード遷移は、入力電圧 ( $V_{R+} - V_{R-}/2048$ ) または 0.5 LSB で発生します。
- コード 00 0000 0001 は ( $V_{R+} - V_{R-}/1024$ ) または 1.0 LSB を中心値とします。
- コード 10 0000 0000 の中心電圧は  $(512 * (V_{R+} - V_{R-})/1024)$  です。
- $(1 * (V_{R+} - V_{R-})/2048)$  よりも低い入力電圧はコード 00 0000 0000 に変換されます。
- $(2045 * (V_{R+} - V_{R-})/2048)$  よりも高い入力電圧はコード 11 1111 1111 に変換されます。

図 17-20: ADC の伝達関数



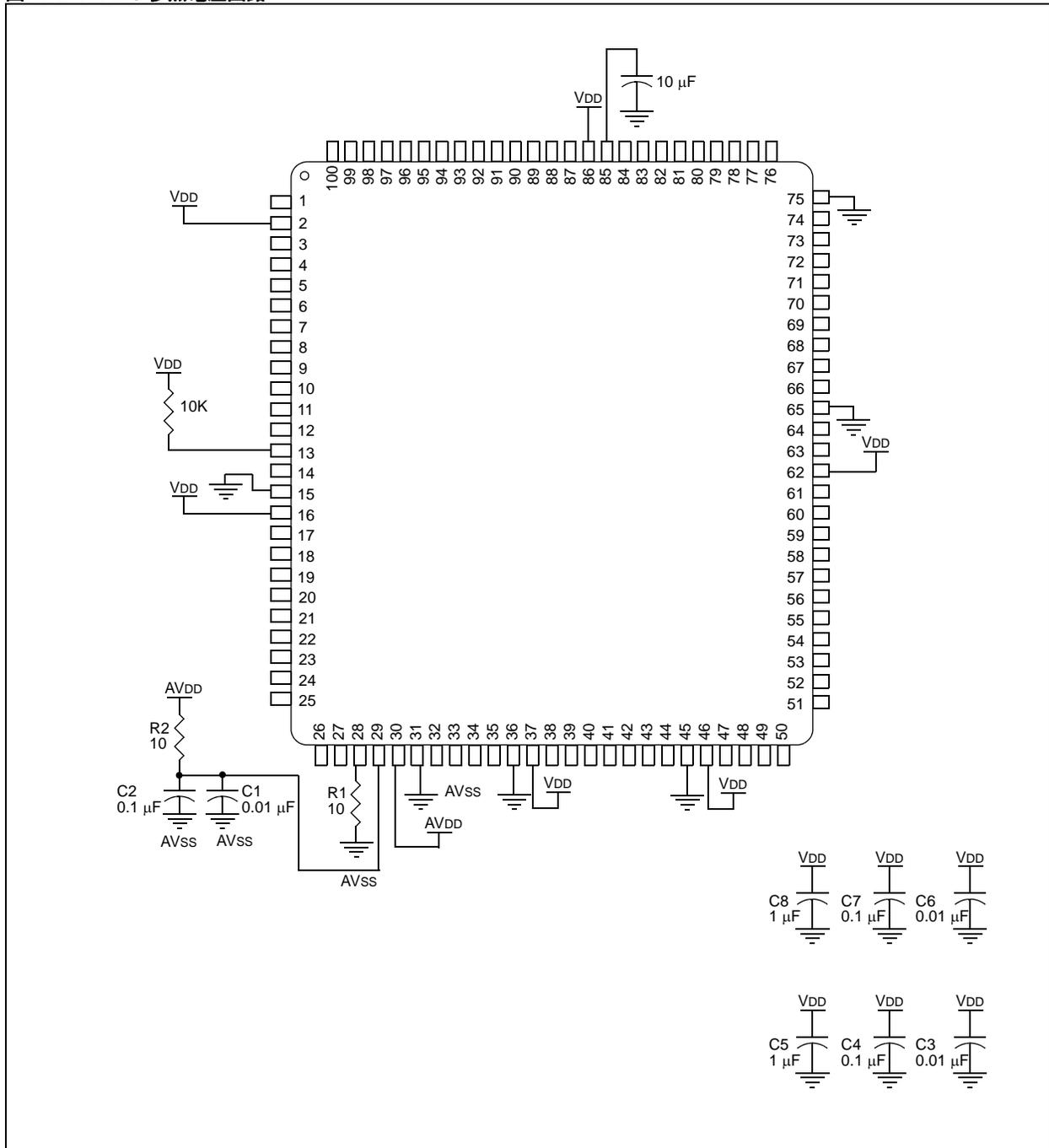
# セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

## 17.5.19 ADC の精度と誤差

ADC 精度に関しては [17.10「関連アプリケーションノート」](#)に記載した文書を参照してください。

[図 17-21](#) は、400 ksp/s 以上の変換レートに向けた推奨回路です (例として 100 ピン PIC32 パッケージを使用)。

図 17-21: ADC 参照電圧回路



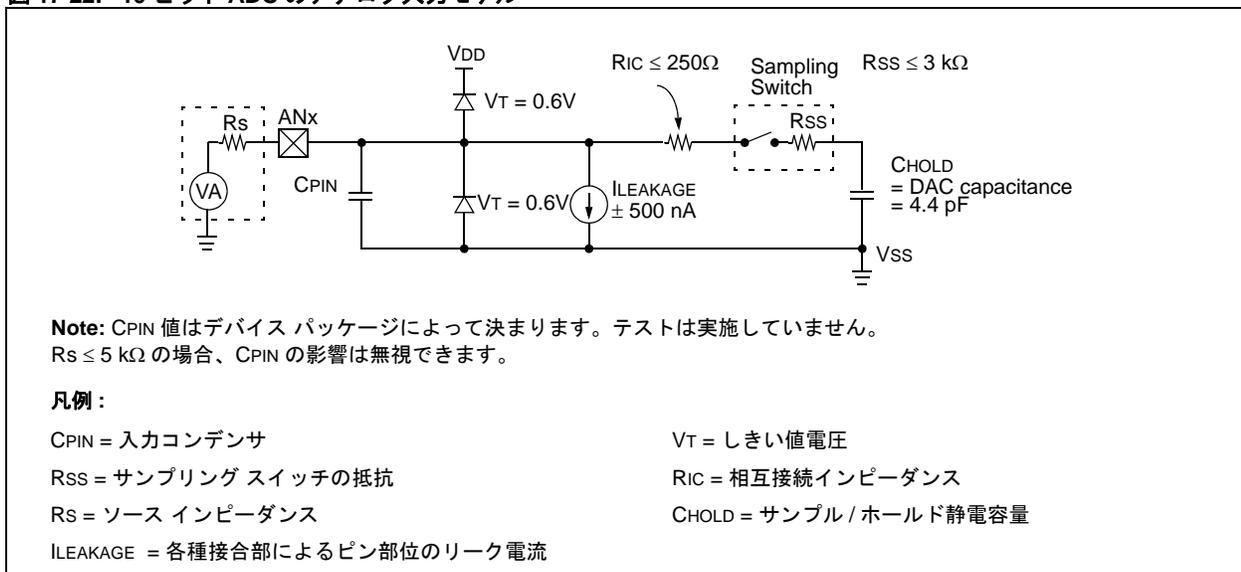
## 17.5.20 ADC サンプリグ要件

10 ビット ADC モジュールのアナログ入力モデルを図 17-22 に示します。A/D 変換の総サンプリグ時間は、内部アンプのセトリグタイムとホールド コンデンサの充電時間によって決まります。

ADC モジュールの仕様精度を達成するには、ホールド コンデンサ (CHOLD) をアナログ入力ピンの電圧レベルまで完全に充電する必要があります。アナログ出力ソースのインピーダンス ( $R_s$ )、相互接続インピーダンス (RIC)、内部サンプリグ スイッチのインピーダンス ( $R_{ss}$ ) による複合インピーダンスは、コンデンサ CHOLD の必要充電時間に直接影響します。従って、一定のサンプリグ時間内にホールド コンデンサを完全に充電できるように、アナログソースの複合インピーダンスを十分に小さくする必要があります。アナログ入力チャンネルを選択 (変更) した後は、変換を開始する前に上記のアクイジション動作を完了する必要があります。内部ホールド コンデンサは、毎回のサンプリグ動作の前に放電されます。

変換を終了してからから次の変換を開始するまでの間に、アクイジション時間として 1 TAD 以上の時間を確保する必要があります。詳細は各デバイス データシート内の「電気的特性」を参照してください。

図 17-22: 10 ビット ADC のアナログ入力モデル



## 17.5.21 接続に関する注意事項

静電放電 (ESD) 保護のため、アナログ入力と  $V_{DD}$  および  $V_{SS}$  との間にダイオードを挿入しています。このため、アナログ入力電圧は  $V_{DD} \sim V_{SS}$  のレンジ内である必要があります。入力電圧がいずれかの向きに 0.3 V 以上このレンジを超えると、ダイオードの 1 つに順バイアスがかかり、入力電流の仕様を超えた場合、デバイスの損傷を引き起こします。

入力信号のアンチエイリアシング用に外付け RC フィルタを追加する場合があります。そのような場合、アクイジション時間要件を満たせるように抵抗部品を選択する必要があります。アナログ入力ピンにハイインピーダンス経路で接続した外付け部品 (コンデンサ、ツェナー ダイオード等) は、リーク電流をほとんど生じない必要があります。

# セクション 17.10 ビット アナログ/デジタル コンバータ (ADC)

## 17.6 初期化

ADC モジュールを初期化する簡単なサンプルコードを例 17-6 に示します。例 17-7 に、サンプリング時間を 2 TAD に設定し、自動サンプリング開始モードを使って 1 チャンネルを 400 ksp/s で変換するサンプルコードを示します。

例 17-6 のコードでは、16 本のアナログ入力ピンの全て (AN0 ~ AN15) をアナログ入力として設定します。このコードはアイドル中の動作を無効にし、出力データのフォーマットを符号なし小数に設定し、VR+ と VR- に AVDD と AVSS を設定します。また、アキュイジション開始と変換開始 (変換トリガ) をソフトウェアで直接実行するよう設定します。変換にはチャンネル 0 (CH0) の SHA を使います。さらに入カスキャンを無効にし、1 回のサンプリング/変換シーケンスごとに割り込みを生成します (割り込みあたり 1 つの変換結果)。ADC クロックは TPB/2 です。変換完了後に SAMP ビット (AD1CON1<1>) をセットして手動でアキュイジションを開始するため、自動サンプリング時間ビット SAMC<4:0> (AD1CON3<12:8>) は無視されます。さらに、変換開始 (アキュイジション終了) も手動でトリガするため、新しいサンプルの変換を開始するには SAMP ビットをそのつどクリアする必要があります。

例 17-6: ADC 初期化サンプルコード

```
AD1PCFG = 0x0000; /* Configure ADC port all input pins are analog.*/

AD1CON1 = 0x2208; /* Configure sample clock source and Conversion Trigger mode.
                  Unsigned Fractional format, manual conversion trigger,
                  manual start of sampling, simultaneous sampling,
                  no operation in Idle mode.*/

AD1CON2 = 0x0000; /* Configure ADC voltage reference and buffer fill modes.
                  VREF from AVDD and AVSS, inputs are not scanned,
                  interrupt every sample.*/

AD1CON3 = 0x0000; /* Configure ADC conversion clock.*/

AD1CHS = 0x0000; /* Configure input channels,
                  CH0+ input is AN0.
                  CH0- input is VREFL (AVSS).*/

AD1CSSL = 0x0000; /* No inputs are scanned.
                  Note:Contents of AD1CSSL are ignored when CSCNA = 0.*/

IFS1CLR = 2; /* Clear ADC conversion interrupt.*/

// Configure ADC interrupt priority bits (AD1IP<2:0>) here, if required
// (default priority level is 4).

IEC1SET = 2; /* Enable ADC conversion interrupt.*/

AD1CON1SET = 0x8000; /* Turn on the ADC module.*/
AD1CON1SET = 0x0002; /* Start sampling the input.*/
DelayNmSec(100); /* Ensure the correct sampling time has elapsed before
                  starting a conversion.*/

AD1CON1CLR = 0x0002; /* End Sampling and start Conversion.*/
                  /* The DONE bit is set by hardware when the convert sequence
                  is finished.*/
                  /* The ADIF bit will be set.*/
```

# PIC32 ファミリ リファレンス マニュアル

例 17-7: サンプリング時間を 2 TAD に設定し、自動サンプリング開始モードを使って 1 チャンネルを 400 ksps で変換するサンプルコード

```
AD1PCFG= 0xFFFFB; // All PORTB = Digital; RB2 = analog
AD1CON1= 0x00E0; // SSRC bit = 111 implies internal
// Counter ends sampling and starts converting
AD1CHS= 0x00020000; // Connect RB2/AN2 as CH0 input
// In this example RB2/AN2 is the input
AD1CSSL= 0;
AD1CON3= 0x0203; // Sample time = 2 TAD

AD1CON2= 0x6004; // Select external VREF+ and VREF- pins
// Interrupt after every 2 samples
AD1CON1bits.ADON = 1; // Turn ON the ADC
while (1) // Repeat continuously
{
    ADCValue = 0; // Clear value
    ADC16Ptr = &ADC1BUF0; // Initialize ADC1BUF0 pointer
    IF1bits.AD1IF = 0; // Clear ADC interrupt flag
    AD1CON1bits.ASAM = 1; // Auto-start sampling for 31 TAD,
    // and then go to conversion
    while (!IFS0bits.ADIF); // Conversion done?
    AD1CON1bits.ASAM = 0; // Yes, stop sample/convert
    for (count = 0; count < 2; count++)
    {
        // Average the two
        ADCValue = ADCValue + *ADC16Ptr++;
        ADCValue = ADCValue >> 1;
    }
    // Repeat
}
```

## 17.7 割り込み

ADC モジュールは、専用の割り込みビット AD1IF (IFS1<1>) と、対応する割り込みイネーブルビット AD1IE IEC<1>) を備えます。AD1IF ビットを使って割り込みを発生させた要因を特定でき、AD1IE ビットを使って対応する割り込み要因を有効または無効にできます。各チャンネルの優先度も別々に設定できます。

割り込みあたりサンプル数ビット SMPI<3:0> (AD1CON2<5:2>) で設定した条件が成立すると、AD1IF ビット (IFS1<1>) がセットされます。AD1IF ビット (IFS1<1>) は、対応する AD1IE ビット (IEC<1>) の状態に関係なくセットされます。必要に応じ、ソフトウェアで AD1IF ビット (IFS1<1>) をポーリングできます。

AD1IE ビット (IEC<1>) は割り込みの生成を有効または無効にします。AD1IE ビットをセットすると、SMPI<3:0> ビットで定義したイベントが発生した時点で CPU は割り込まれ、対応する AD1IF ビット (IFS1<1>) がセットされます (この動作は、後述の優先度および副優先度の影響を受けます)。

割り込みサービスルーチンは、完了する前に対応する割り込みフラグビットをクリアする必要があります。

ADC 割り込みの優先度は AD1IP<2:0> ビット (IPC6<28:26>) を使って設定できます。この優先度は、その割り込み要因が属するグループの優先度を定義します。各優先度グループは 7 (最優先) から 0 (割り込みを生成しない) の優先度を持ちます。ある割り込みをサービスしている時に、より高い優先度グループに属する割り込みが発生した場合、サービス中の割り込みは保留されます。

副優先度ビットにより、同一優先度グループに属する割り込み要因に異なる優先度を設定できます。副優先度は、ビット AD1IS<1:0> ビット (IPC6<25:24>) を使って、3 (最優先) から 0 (最低優先度) の間で設定できます。ある割り込みのサービス中に、優先度グループが同じで副優先度がより高い割り込みが発生しても、サービス中の副優先度の低い割り込みは保留されません。

複数の割り込み要因に同一の優先度と副優先度を割り当てる事もできます。同じ優先度 / 副優先度に設定された複数の割り込みが同時に発生した場合、各割り込み要因が持つ自然順序優先度によって、生成される割り込みが決まります。自然順序優先度は割り込み要因のベクタ番号に基づきます。ベクタ番号が小さいほど、割り込みの自然順序優先度は高くなります。自然順序優先度に従って保留された割り込み要因は、サービス中の割り込みの割り込みフラグがクリアされた後に、優先度、副優先度、自然順序優先度に基づいて順番に割り込みを生成します。

有効な割り込みが発生すると、CPU はその割り込みに割り当てられているベクタへジャンプします。割り込みのベクタ番号がそのまま自然優先順位となります。1 つのベクタを共有する複数の割り込みが存在するため、IRQ 番号とベクタ番号は必ずしも一致しません。CPU はジャンプ先のベクタアドレスからコードの実行を始めます。このベクタアドレスにおけるユーザコードは、必要な動作 ( デューティサイクルのリロード、割り込みフラグのクリア等 ) を実行した後終了する必要があります。ベクタアドレス テーブルと割り込みの詳細は『セクション 08. 割り込み』(DS61108) を参照してください。例 17-8 に、ADC 割り込みを設定するサンプルコードを示します。

### 例 17-8: ADC 割り込みを設定するサンプルコード

```
IPS6SET = 0x0014; // Set Priority to 5
IPS6SET = 0x0003; // Set Sub Priority to 3
//
IFS1CLR = 0x0002; // Ensure the interrupt flag is clear
IEC1SET = 0x0002; // Enable ADC interrupts
```

**Note:** 一部の PIC32 デバイスは永続的割り込みを実装しています。そのようなデバイスでは、割り込みの原因となった条件を解除しない限り、AD1IF フラグビットをクリアしても効果はありません (すなわち、割り込みを引き起こした ADC1BUFx レジスタが読み出されます)。ご使用になるデバイスが永続的割り込み備えているかどうかは、デバイス データシート内の「割り込みコントローラ」を参照してください。また、詳細については『セクション 08. 割り込み』(DS61108) も参照してください。

## 17.8 スリープおよびアイドル中の動作

スリープおよびアイドル中は CPU、バス、その他の周辺モジュールのデジタル動作が最小限になるため、変換ノイズを最小限に抑える事ができます。

### 17.8.1 スリープ中の動作 (RC ADC クロックを使わない場合)

デバイスがスリープに移行すると、モジュールへの全てのクロック源は停止して論理状態「0」を維持します。

ADC モジュールが内部 RC クロック ジェネレータからクロック供給を受けていない場合、変換動作の途中でスリープモードへの移行が発生すると、その変換は中止されます。中止された変換は、スリープからの復帰時に再開されません。

デバイスがスリープに移行またはスリープから復帰する際、レジスタの内容は影響を受けません。

### 17.8.2 スリープ中の動作 (RC ADC クロックを使う場合)

ADC クロック源として内部 RC オシレータを選択すると (ADRC ビット (AD1CON3<15>) = 1)、ADC モジュールはスリープ中でも動作可能です。これにより、変換時のデジタルスイッチングノイズを低減できます。変換が完了すると DONE ビット (AD1CON1<0>) がセットされ、変換結果は ADC データ格納バッファ ADC1BUFx に書き込まれます。

ADC 割り込みを有効 (AD1IE ビット (IEC<1>) = 1) にしている場合、ADC 割り込みが発生するとデバイスはスリープから復帰します。ADC 割り込みの優先度が CPU 割り込み優先度よりも高い場合、プログラム実行は ADC 割り込みサービスルーチン (ISR) で再開します。これ以外の場合、プログラム実行はデバイスをスリープに移行させた WAIT 命令の直後の命令から再開します。

ADC 割り込みを有効にしていない場合、ON ビット (AD1CON1<15>) はセットされたままですが、ADC モジュールは無効になります。

ADC モジュールの動作に対するデジタルノイズの影響を最小限に抑えるには、スリープ中に A/D 変換を実行できるよう変換トリガ源を選択する必要があります。SSRC<2:0> ビット (AD1CON1<7:5>) を「111」に設定すると、スリープ中に自動変換トリガ オプションを使ってサンプリング / 変換を実行できます。自動変換オプションを使うには、WAIT 命令より前の命令で ADC ON ビットをセットする必要があります。

**Note:** スリープ中に ADC モジュール動作させるには、ADC クロック源として内部 RC オシレータを選択する (ADRC = 1) 必要があります。

### 17.8.3 CPU アイドル中の ADC 動作

SIDL ビット (AD1CON1<13>) は、アイドル中に ADC モジュールの動作を継続するかどうかを指定します。SIDL ビット = 0 の場合、デバイスがアイドルに移行しても ADC モジュールは通常動作を続けます。ADC 割り込みを有効 (AD1IE ビット = 1) にしている場合、ADC 割り込みが発生するとデバイスはアイドルから復帰します。ADC 割り込みの優先度が CPU 割り込み優先度よりも高い場合、プログラム実行は ADC ISR で再開します。これ以外の場合、プログラム実行はデバイスをアイドルへ移行させた WAIT 命令の直後の命令から再開します。

SIDL ビット = 1 の場合、デバイスがアイドルに移行すると ADC モジュールは停止します。変換動作の途中でデバイスがアイドルに移行した場合、その変換は中止されます。中止された変換は、アイドルからの復帰時に再開されません。

## 17.9 各種リセットの影響

### 17.9.1 マスタクリア リセット

マスタクリア ( $\overline{\text{MCLR}}$ ) リセットが発生すると、全ての ADC 制御レジスタ (AD1CON1、AD1CON2、AD1CON3、AD1CHS、AD1PCFG、AD1CSSL) の値は 0x00000000 にリセットします。これにより ADC モジュールは無効になり、アナログ入力ピンはアナログ入力モードに設定されます。実行中であった変換動作は中止され、変換結果はデータ格納バッファに書き込まれません。ADC1BUFx レジスタ内の値は  $\overline{\text{MCLR}}$  リセット時に初期化されます (ADC1BUF0 ~ ADC1BUFF の値は 0x00000000 にリセットします)。

### 17.9.2 パワーオン リセット

パワーオン リセット (POR) イベントが発生すると、全ての ADC 制御レジスタ (AD1CON1、AD1CON2、AD1CON3、AD1CHS、AD1PCFG、AD1CSSL) の値は 0x00000000 にリセットします。これにより ADC モジュールは無効になり、アナログ入力ピンはアナログ入力モードに設定されます。

ADC1BUFx レジスタ内の値は POR 時に初期化されます (ADC1BUF0 ~ ADC1BUFF の値は 0x00000000 にリセットします)。

### 17.9.3 ウォッチドッグ タイマリセット

ウォッチドッグ タイマ (WDT) リセットが発生すると、全ての ADC 制御レジスタ (AD1CON1、AD1CON2、AD1CON3、AD1CHS、AD1PCFG、AD1CSSL) の値は 0x00000000 にリセットします。これにより ADC モジュールは無効になり、アナログ入力ピンはアナログ入力モードに設定されます。実行中であった変換動作は中止され、変換結果はデータ格納バッファに書き込まれません。

ADC1BUFx レジスタ内の値は WDT リセット後に初期化されます (ADC1BUF0 ~ ADC1BUFF の値は 0x00000000 にリセットします)。

## 17.10 関連アプリケーションノート

本セクションに関連するアプリケーション ノートの一覧を以下に記載します。一部のアプリケーション ノートは PIC32 デバイスファミリ向けではありません。ただし概念は共通しており、変更が必要であったり制限事項が存在するものの利用が可能です。10 ビット アナログ / デジタル コンバータ (ADC) モジュールに関連する最新のアプリケーション ノートは以下の通りです。

タイトル	アプリケーション ノート番号
アナログ / デジタル コンバータ (ADC) の使用	AN546
Four Channel Digital Voltmeter with Display and Keyboard	AN557
Understanding ADC Performance Specifications	AN693

**Note:** PIC32 デバイスファミリ関連のアプリケーション ノートとサンプルコードはマイクロチップ社のウェブサイト ([www.microchip.com](http://www.microchip.com)) でご覧になれます。

## 17.11 改訂履歴

### リビジョン A (2007 年 10 月)

本書の初版

### リビジョン B (2007 年 10 月)

機密扱いのステータスを解除して内容を更新

### リビジョン C (2008 年 4 月)

ステータスを「Preliminary」に変更、U-0 を r-x に変更

### リビジョン D (2008 年 6 月)

レジスタ 17-1 の Note を改訂、レジスタ 17-13/17-17/17-21/17-25/17-26 を改訂、式 17-1 を改訂、17.5.6 を追加、表 17-4/17-5/17-6/17-7/7-8 を改訂、17.11.5 「500 KSPS の設定ガイドライン」を削除、予約済みビットを「Maintain as」から「Write」に変更、ON ビット (AD1CON1 レジスタ) に Note を追加

### リビジョン E (2011 年 8 月)

このリビジョンでの変更内容は以下の通りです。

- 式:
  - [17.4.12.1 「ADC を 1000 ksps で動作するよう設定する」](#) に式 17-3 ~ 式 17-9 を追加
- 図:
  - [図 17-1](#) を置換
- レジスタ:
  - 割り込みレジスタを全て削除
- Note:
  - [レジスタ 17-1](#) の Note 1 を削除
  - [レジスタ 17-3](#) に、TPB に関する Note を追加
  - [17.4.1 「アナログポートピンを設定する」](#) に Note 2 を追加
  - [17.7 「割り込み」](#) に、AD1IF フラグビットに関する Note を追加
- その他の変更内容:
  - [17.4.12.1 「ADC を 1000 ksps で動作するよう設定する」](#) を追加
  - 17.8 「I/O ピン制御」を削除
  - [17.10 「関連アプリケーションノート」](#) からモータ制御関連のアプリケーションノートを全て削除
  - 17.11 「設計のヒント」を削除
- 表:
  - AD1CONx、AD1CHS、AD1PCFG、AD1CSSL に関連するクリア/セット/反転レジスタの説明を削除し、[表 17-1](#) にセット/反転/クリアレジスタに関する Note を追加
  - [表 17-9](#): 各種オフセットに対応する ADC 割り込みベクタ (EBASE = 0x8000:0000) を削除
- 「PIC32MX」を全て「PIC32」に変更
- 表現および体裁の変更等、本書全体の細部を修正

### リビジョン F (2012 年 5 月)

このリビジョンでの変更内容は以下の通りです。

- [17.7 「割り込み」](#) 内の Note を更新して永続的割り込みの条件を明確化
- 文章および体裁の変更等、本書全体の細部を修正

NOTE:

---

マイクロチップ社製デバイスのコード保護機能に関して次の点にご注意ください。

- マイクロチップ社製品は、該当するマイクロチップ社データシートに記載の仕様を満たしています。
- マイクロチップ社では、通常の条件ならびに仕様に従って使用した場合、マイクロチップ社製品のセキュリティレベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- しかし、コード保護機能を解除するための不正かつ違法な方法が存在する事もまた事実です。弊社の理解ではこうした手法は、マイクロチップ社データシートにある動作仕様書以外の方法でマイクロチップ社製品を使用する事になります。このような行為は知的所有権の侵害に該当する可能性が非常に高いと言えます。
- マイクロチップ社は、コードの保全性に懸念を抱くお客様と連携し、対応策に取り組んでいきます。
- マイクロチップ社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、マイクロチップ社が製品を「解読不能」として保証するものではありません。

コード保護機能は常に進歩しています。マイクロチップ社では、常に製品のコード保護機能の改善に取り組んでいます。マイクロチップ社のコード保護機能の侵害は、デジタル ミレニアム著作権法に違反します。そのような行為によってソフトウェアまたはその他の著作物に不正なアクセスを受けた場合は、デジタル ミレニアム著作権法の定めるところにより損害賠償訴訟を起こす権利が

---

本書に記載されているデバイス アプリケーション等に関する情報は、ユーザの便宜のためにのみ提供されているものであり、更新によって無効とされる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。マイクロチップ社は、明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、状態、品質、性能、商品性、特定目的への適合性をはじめとする、いかなる類の表明も保証も行いません。マイクロチップ社は、本書の情報およびその使用に起因する一切の責任を否認します。マイクロチップ社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途にマイクロチップ社の製品を使用する事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、マイクロチップ社は擁護され、免責され、損害をうけない事に同意するものとします。暗黙的あるいは明示的を問わず、マイクロチップ社が知的財産権を保有しているライセンスは一切譲渡されません。

#### 商標

マイクロチップ社の名称と Microchip ロゴ、dsPIC、FlashFlex、KEELOQ、KEELOQ ロゴ、MPLAB、PIC、PICmicro、PICSTART、PIC<sup>32</sup> ロゴ、rfPIC、SST、SST ロゴ、SuperFlash、UNI/O は、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MTP、SEEVAL、Embedded Control Solutions Company は、米国におけるマイクロチップ・テクノロジー社の登録商標です。

Silicon Storage Technology は、その他の国におけるマイクロチップ・テクノロジー社の登録商標です。

Analog-for-the-Digital Age、Application Maestro、BodyCom、chipKIT、chipKIT ロゴ、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPF、MPLAB 認証ロゴ、MPLIB、MPLINK、mTouch、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICKIT、PICKITtail、REAL ICE、rfLAB、Select Mode、SQI、Serial Quad I/O、Total Endurance、TSHARC、UniWinDriver、WiperLock、ZENA、Z-Scale は、米国およびその他の国におけるマイクロチップ・テクノロジー社の登録商標です。

SQTP は、米国におけるマイクロチップ・テクノロジー社のサービスマークです。

GestIC と ULPP は、その他の国における Microchip Technology Germany II GmbH & Co. & KG (マイクロチップ・テクノロジー社の子会社) の登録商標です。

その他、本書に記載されている商標は各社に帰属します。

©2012, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

ISBN: 978-1-62076-868-6

**QUALITY MANAGEMENT SYSTEM**  
**CERTIFIED BY DNV**  
**＝ ISO/TS 16949 ＝**

マイクロチップ社では、Chandler および Tempe (アリゾナ州)、Gresham (オレゴン州)の本部、設計部およびウェハー製造工場そしてカリフォルニア州とインドのデザインセンターが ISO/TS-16949:2009 認証を取得しています。マイクロチップ社の品質システムプロセスおよび手順は、PIC® MCU および dsPIC® DSC、KEELOQ® コードホッピングデバイス、シリアルEEPROM、マイクロペリフェラル、不揮発性メモリ、アナログ製品に採用されています。さらに、開発システムの設計と製造に関するマイクロチップ社の品質システムは ISO 9001:2000 認証を取得しています。



# MICROCHIP

## 各国の営業所とサービス

### 北米

#### 本社

2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel:480-792-7200  
Fax:480-792-7277  
技術サポート：  
<http://www.microchip.com/support>  
URL:  
[www.microchip.com](http://www.microchip.com)

#### アトランタ

Duluth, GA  
Tel:678-957-9614  
Fax:678-957-1455

#### ボストン

Westborough, MA  
Tel:774-760-0087  
Fax:774-760-0088

#### シカゴ

Itasca, IL  
Tel:630-285-0071  
Fax:630-285-0075

#### クリーブランド

Independence, OH  
Tel:216-447-0464  
Fax:216-447-0643

#### ダラス

Addison, TX  
Tel:972-818-7423  
Fax:972-818-2924

#### デトロイト

Farmington Hills, MI  
Tel:248-538-2250  
Fax:248-538-2260

#### インディアナポリス

Noblesville, IN  
Tel:317-773-8323  
Fax:317-773-5453

#### ロサンゼルス

Mission Viejo, CA  
Tel:949-462-9523  
Fax:949-462-9608

#### サンタクララ

Santa Clara, CA  
Tel:408-961-6444  
Fax:408-961-6445

#### トロント

Mississauga, Ontario,  
Canada  
Tel:905-673-0699  
Fax:905-673-6509

### アジア/太平洋

#### アジア太平洋支社

Suites 3707-14, 37th Floor  
Tower 6, The Gateway  
Harbour City, Kowloon  
Hong Kong  
Tel:852-2401-1200  
Fax:852-2401-3431

#### オーストラリア - シドニー

Tel:61-2-9868-6733  
Fax:61-2-9868-6755

#### 中国 - 北京

Tel:86-10-8569-7000  
Fax:86-10-8528-2104

#### 中国 - 成都

Tel:86-28-8665-5511  
Fax:86-28-8665-7889

#### 中国 - 重慶

Tel:86-23-8980-9588  
Fax:86-23-8980-9500

#### 中国 - 杭州

Tel:86-571-2819-3187  
Fax:86-571-2819-3189

#### 中国 - 香港 SAR

Tel:852-2943-5100  
Fax:852-2401-3431

#### 中国 - 南京

Tel:86-25-8473-2460  
Fax:86-25-8473-2470

#### 中国 - 青島

Tel:86-532-8502-7355  
Fax:86-532-8502-7205

#### 中国 - 上海

Tel:86-21-5407-5533  
Fax:86-21-5407-5066

#### 中国 - 瀋陽

Tel:86-24-2334-2829  
Fax:86-24-2334-2393

#### 中国 - 深圳

Tel:86-755-8864-2200  
Fax:86-755-8203-1760

#### 中国 - 武漢

Tel:86-27-5980-5300  
Fax:86-27-5980-5118

#### 中国 - 西安

Tel:86-29-8833-7252  
Fax:86-29-8833-7256

#### 中国 - 厦門

Tel:86-592-2388138  
Fax:86-592-2388130

#### 中国 - 珠海

Tel:86-756-3210040  
Fax:86-756-3210049

### アジア/太平洋

#### インド - バンガロール

Tel:91-80-3090-4444  
Fax:91-80-3090-4123

#### インド - ニューデリー

Tel:91-11-4160-8631  
Fax:91-11-4160-8632

#### インド - プネ

Tel:91-20-2566-1512  
Fax:91-20-2566-1513

#### 日本 - 大阪

Tel:81-6-6152-7160  
Fax:81-6-6152-9310

#### 日本 - 東京

Tel:81-3-6880-3770  
Fax:81-3-6880-3771

#### 韓国 - 大邱

Tel:82-53-744-4301  
Fax:82-53-744-4302

#### 韓国 - ソウル

Tel:82-2-554-7200  
Fax:82-2-558-5932 または  
82-2-558-5934

#### マレーシア - クアラルンプール

Tel:60-3-6201-9857  
Fax:60-3-6201-9859

#### マレーシア - ペナン

Tel:60-4-227-8870  
Fax:60-4-227-4068

#### フィリピン - マニラ

Tel:63-2-634-9065  
Fax:63-2-634-9069

#### シンガポール

Tel:65-6334-8870  
Fax:65-6334-8850

#### 台湾 - 新竹

Tel:886-3-5778-366  
Fax:886-3-5770-955

#### 台湾 - 高雄

Tel:886-7-213-7828  
Fax:886-7-330-9305

#### 台湾 - 台北

Tel:886-2-2508-8600  
Fax:886-2-2508-0102

#### タイ - バンコク

Tel:66-2-694-1351  
Fax:66-2-694-1350

### ヨーロッパ

#### オーストリア - ヴェルス

Tel:43-7242-2244-39  
Fax:43-7242-2244-393

#### デンマーク - コペンハーゲン

Tel:45-4450-2828  
Fax:45-4485-2829

#### フランス - パリ

Tel:33-1-69-53-63-20  
Fax:33-1-69-30-90-79

#### ドイツ - ミュンヘン

Tel:49-89-627-144-0  
Fax:49-89-627-144-44

#### イタリア - ミラノ

Tel:39-0331-742611  
Fax:39-0331-466781

#### オランダ - ドリュウネン

Tel:31-416-690399  
Fax:31-416-690340

#### スペイン - マドリッド

Tel:34-91-708-08-90  
Fax:34-91-708-08-91

#### イギリス - ウォーキングム

Tel:44-118-921-5869  
Fax:44-118-921-5820